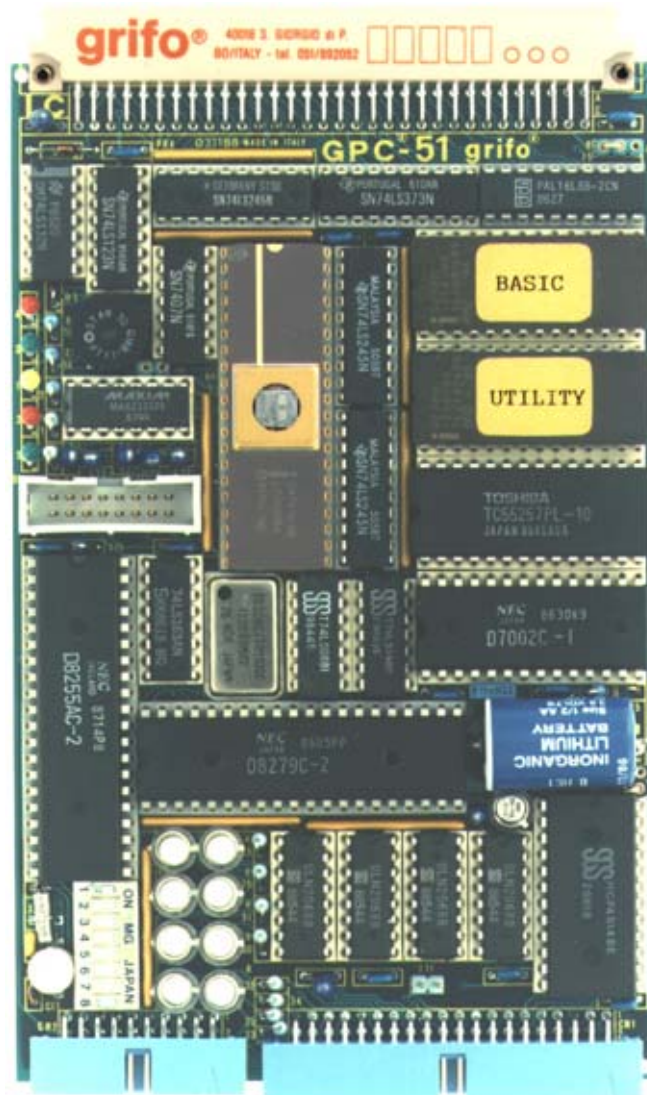


GPC® 51

General Purpose Controller 8052

MANUALE TECNICO



grifo®
ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY
E-mail: grifo@grifo.it



<http://www.grifo.it>

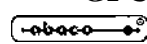
<http://www.grifo.com>

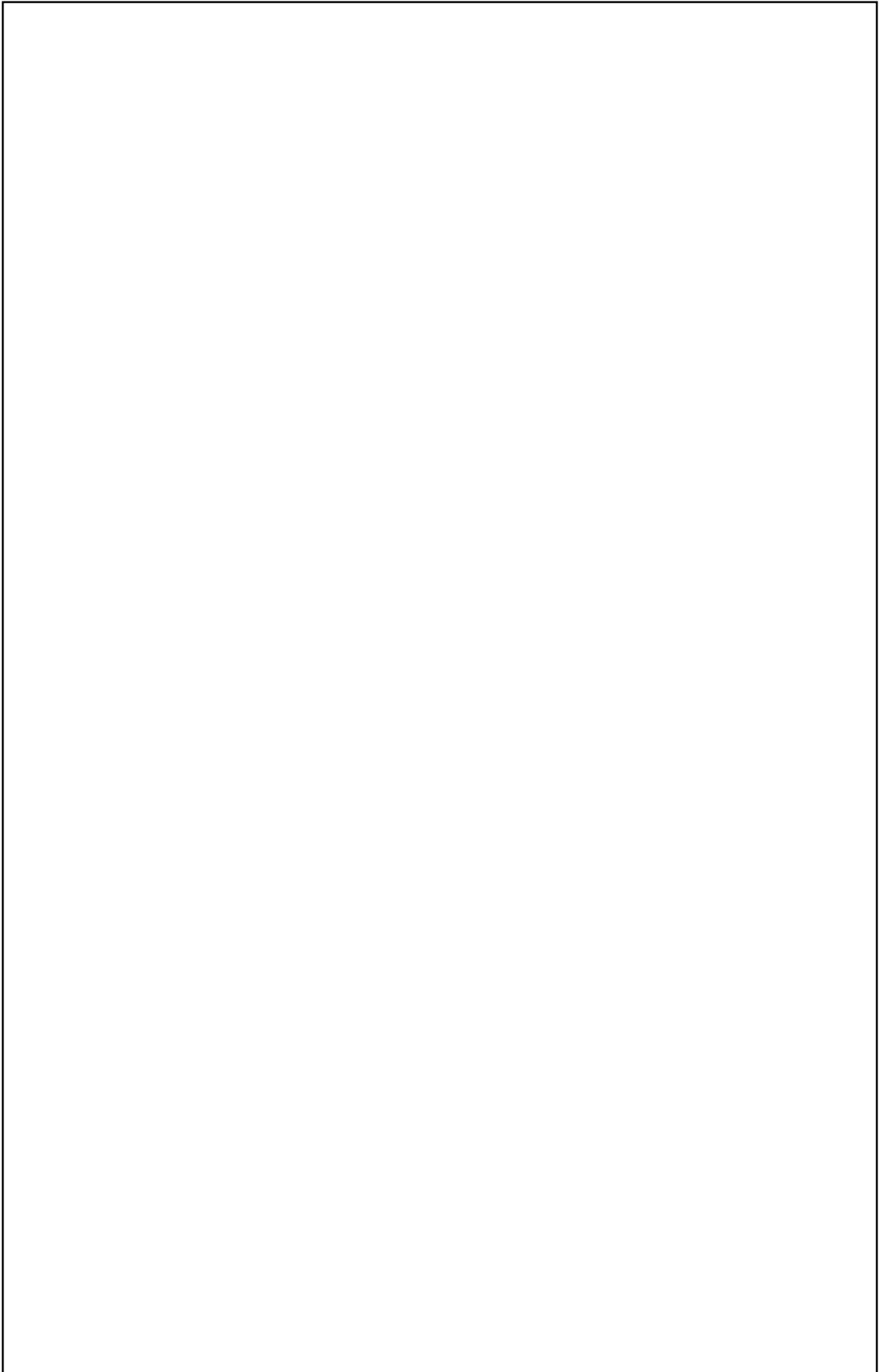
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

GPC® 51

Rel. 1.2

Edizione 21 Dicembre 1988

 GPC®, grifo®, sono marchi registrati della ditta grifo®



GPC[®] 51

General Purpose Controller 8052

MANUALE TECNICO

Scheda in grado di supportare la famiglia 51 INTEL compreso il tipo Mascherato BASIC. 16 linee di I/O, 3 Counter, linea RS 232, 4 linee A/D converter da 10 bit, Buzzer, EPROM programmer su scheda, 32K RAM con Back-Up al Litio, Orologio, Key Display Cont.

grifo[®]

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY

E-mail: grifo@grifo.it

<http://www.grifo.it>

<http://www.grifo.com>

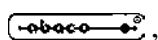
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



GPC[®] 51

Rel. 1.2

Edizione 21 Dicembre 1988



, GPC[®], grifo[®], sono marchi registrati della ditta grifo[®]

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo®**.

IMPORTANTE

Tutte le informazioni contenute sul presente manuale sono state accuratamente verificate, ciononostante **grifo®** non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

grifo® altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo®**.

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:



Attenzione: Pericolo generico

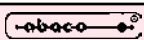


Attenzione: Pericolo di alta tensione



Attenzione: Dispositivo sensibile alle cariche elettrostatiche

Marchi Registrati



, GPC®, **grifo®** : sono marchi registrati della **grifo®**.

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

INDICE GENERALE

INTRODUZIONE	1
INFORMAZIONI GENERALI	3
CARATTERISTICHE GENERALI DELLA SCHEDA	3
PROCESSORE DI BORDO	6
DISPOSITIVI DI MEMORIA	6
DISPOSITIVO DI CLOCK	6
LINEA PWM	6
COMUNICAZIONE SERIALE	7
DISPOSITIVI PERIFERICI DI BORDO	7
SPECIFICHE TECNICHE DELLA SCHEDA	8
CARATTERISTICHE GENERALI.	8
CARATTERISTICHE FISICHE.	8
CARATTERISTICHE ELETTRICHE.	8
INSTALLAZIONE DELLA SCHEDA	10
INTRODUZIONE	10
JUMPERS	10
NOTE	15
ZOCCOLO IC10	15
SELEZIONE RAM STATICA DA 8K * 8	15
SELEZIONE RAM STATICA DA 32K * 8	15
ZOCCOLO IC11	15
SELEZIONE DI EPROM DA 32K NON IMPAGINATE	15
SELEZIONE DI EPROM IMPAGINATE	15
ZOCCOLO IC12	16
SELEZIONE DI EPROM 27256	16
SELEZIONE DI EPROM FINO ALLA 27128	16
SELEZIONE DI EPROM IMPAGINATA	16
ESEMPIO DI CONFIGURAZIONE E STRIPPAGGIO	17
CONFIGURAZIONE BASE GPC® 51	17
CONNESSIONI CON IL MONDO ESTERNO.	18
CONNETTORE CN2 (PPI 8255).	18
CONNETTORE CN3 (SERIALE, AUX, TIMER COUNTER, PWM ED ADC)	20
CONNETTORE CN1 (KDC)	23
CONNETTORE PER BUS ABACO®	25
SEGNALAZIONI VISIVE	27
INPUT DI BORDO	27
TARATURA OROLOGIO DI BORDO	27
DESCRIZIONE SOFTWARE	28

DESCRIZIONE HARDWARE	29
INTRODUZIONE	29
MAPPAGGIO DELLE RISORSE DI BORDO	29
GESTIONE DELLE INTERRUPT DI BORDO	36
LINEE DI I/O	36
DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO	37
KDC 8279	37
PPI 8255	41
A/D PD 7002	42
RTC OKI MSM 6242	43
APPENDICE A: VARIAZIONI GPC® 51 REL. 250689	A-1
1) MODIFICA CONNETTORE CN2	A-1
2) JUMPER J13	A-1
3) JUMPER 14	A-2
APPENDICE B: INDICE ANALITICO	B-1

INDICE DELLE FIGURE

FIGURA 1: PIANTA COMPONENTI	4
FIGURA 2: SCHEMA A BLOCCHI DELLA GPC® 51.....	5
FIGURA 3: FOTO DELLA GPC® 51	9
FIGURA 4: DISPOSIZIONE JUMPERS LATO COMPONENTI	11
FIGURA 5: TABELLA JUMPERS A 2 VIE	12
FIGURA 6: DISPOSIZIONE JUMPERS LATO STAGNATURE	13
FIGURA 7: TABELLA JUMPERS A 3 VIE	14
FIGURA 8: MODALITÀ DI GESTIONE DELLE ZONE RAM - EPROM	17
FIGURA 9: CONNETTORE CN2 (PPI8255).....	18
FIGURA 10: SCHEMA DI INPUT OUTPUT PPI 8255	19
FIGURA 11: CONNETTORE CN3	20
FIGURA 12: LINEE DI I/O DEL PROCESSORE DI BORDO	21
FIGURA 13: SCHEMA DI INPUT ADC	22
FIGURA 14: CONNETTORE CN1	23
FIGURA 15: SCHEMA DI INPUT-OUTPUT KDC	24
FIGURA 16: PIN DI CONNESSIONE DEL BUS	25
FIGURA 17: MAPPAGGIO CON PAL DI TIPO MD	31
FIGURA 18: MAPPAGGIO CON PAL DI TIPO BAS	32
FIGURA 19: MAPPAGGIO CON PAL DI TIPO BU	33
FIGURA 20: MAPPAGGIO CON PAL DI TIPO 31	34
FIGURA 21: MAPPAGGIO CON PAL DI TIPO 52	35
FIGURA A-1: JUMPER J13 PER SERIALE AUSILIARIA IN RS 232	A-1
FIGURA A-2: JUMPER J13 PER SERIALE AUSILIARIA IN TTL	A-2
FIGURA A-3: JUMPER J14	A-2



INTRODUZIONE

L'uso di questi dispositivi è rivolto - **IN VIA ESCLUSIVA** - a personale specializzato.

Questo prodotto non è un **componente di sicurezza** così come definito dalla direttiva **98-73/CE**.



I pin del Mini Modulo non sono dotati di protezione contro le cariche elettrostatiche. Esiste un collegamento diretto tra i pin del Mini Modulo e i rispettivi pin del microcontrollore. Il Mini Modulo è sensibile ai fenomeni ESD.

Il personale che maneggia i Mini Moduli è invitato a prendere tutte le precauzioni necessarie per evitare i possibili danni che potrebbero derivare dalle cariche elettrostatiche.

Scopo di questo manuale é la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - **IN VIA ESCLUSIVA** - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'**ASSISTENZA TECNICA AUTORIZZATA**, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, é necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, é conveniente che l'utente - **PRIMA DI COMINCIARE AD OPERARE** - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

INFORMAZIONI GENERALI

Questo manuale fornisce tutte le informazioni hardware e software per consentire all'utente il miglior utilizzo della scheda General Purpose Controller **GPC® 51**.

CARATTERISTICHE GENERALI DELLA SCHEDA

La scheda **GPC® 51** e' un potentissimo modulo di controllo e di gestione nel formato unificato standard EUROPA da 100x160 mm. Essa opera sul potente BUS **ABACO®** da 16 bit di cui sfrutta la ricca serie di periferiche industriali e di moduli intelligenti di cui questo BUS e' dotato.

La scheda opera e supporta la famiglia 51 di CPU Intel nelle sue varie versioni con e senza ROM/EPROM interna compreso il modello mascherato BASIC.

Lo sviluppo e la messa a punto dei programmi per questa scheda possono cominciare gia' dalla sola **GPC® 51** in quanto essa ha gia' tutto quanto serve per un primo approccio, compreso il programmatore di EPROM incorporato.

La sua estrema modularita' la rende il componente ideale per poter costruire architetture con logica distribuita con notevoli risorse locali sia in termini di I/O che in termini elaborativi.

La notevole completezza della **GPC® 51** fa si' che in genere sia in grado da sola di risolvere il problema della gestione di macchine od automazioni di media complessita'.

Ove necessita una maggiore completezza e' facilissimo aumentare le possibilita' tramite opportune schede da inserire sul potente BUS **ABACO®**.

Nei casi invece in cui bisogna diminuire i costi ottimizzando le caratteristiche della scheda e' possibile, gia' da modeste serie, ordinare delle schede depopolate delle funzioni non usate.

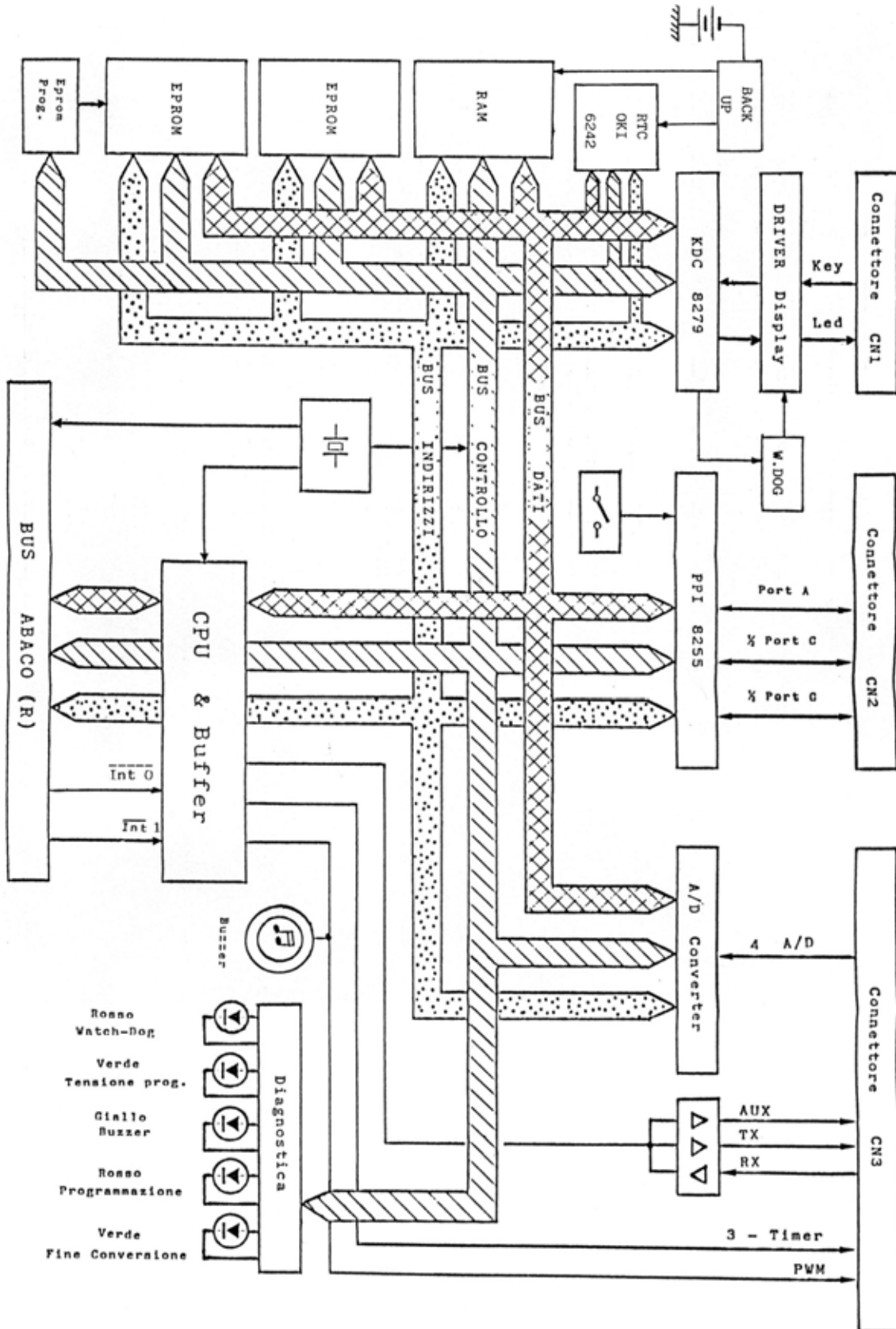


FIGURA 2: SCHEMA A BLOCCHI DELLA GPC® 51

PROCESSORE DI BORDO

La scheda GPC® 51 e' predisposta per accettare uno dei possibili processori ad 8 bit della famiglia Intel MCS-51, quali:

- 8031 con 128 byte di RAM DATI interna e 2 Timer Counter programmabili.
- 8032 con 256 byte di RAM DATI interna e 2 Timer Counter programmabili.
- 8751 con 128 byte di RAM DATI e 4K di EPROM interni e 2 Timer Counter programmabili.
- 8752 con 256 byte di RAM DATI e 8K di EPROM interni.
- 8052 mascherato BASIC con 8K di ROM e 256 byte di RAM interni e 3 Timer Counter programmabili.

DISPOSITIVI DI MEMORIA

E' possibile dotare la scheda di un massimo di 288K di RAM-EPROM, di cui 32K RAM con circuiteria di Back-Up, e batteria al Litio ed infine uno zoccolo e' dedicato alla programmazione, anche con algoritmo intelligente, di EPROM.

La predisposizione della scheda al tipo di memoria da montare avviene tramite i jumpers J1, J2, J6 e J7.

Il mappaggio delle risorse in termini di memoria, dispositivi periferici di bordo e dispositivi esterni, avviene tramite una opportuna PAL. Essa provvede a riconfigurare le varie risorse in funzione delle specifiche esigenze dei vari linguaggi adoperati.

DISPOSITIVO DI CLOCK

Il segnale di clock e' generato da un circuito ibrido presente nella scheda che fornisce una frequenza di 11.0592 Mhz; lo stesso segnale di clock, opportunamente diviso, andra' a pilotare l' integrato 8279 (1.4 Mhz circa); e' inoltre disponibile, in uscita dal BUS, una frequenza di circa 5.5 Mhz.

LINEA PWM

Sulla scheda e' presente un ronzatore che fa capo alla linea PWM della CPU di bordo e permette di generare una vasta gamma di suoni atti a creare segnali di allarme, Feed Back sonori durante l' uso della tastiera, ecc. Se sulla scheda e' montata come CPU il monochip 8052 AH BASIC (si tratta di un monochip mascherato BASIC) mediante lo statement PWM e' possibile gestire direttamente il ronzatore mediante 3 soli parametri: durata del ciclo positivo, durata del ciclo negativo, numero di periodi complessivo. Questa linea PWM proveniente dal monochip, date le grandi possibilita' che offre, e' riportata anche sul connettore di I/O CN3 .

COMUNICAZIONE SERIALE

La comunicazione seriale e' completamente settabile da software per quanto riguarda sia il protocollo, sia la velocita' che puo' raggiungere un massimo di 58 Kbaud.

La comunicazione con il mondo esterno avviene in Full Duplex utilizzando il protocollo di comunicazione RS 232 C.

DISPOSITIVI PERIFERICI DI BORDO

La scheda **GPC® 51**, nata per risolvere molteplici problemi di controllo e comando di automatismi, ed e' dotata di un certo numero di componenti atti alla comunicazione ed al colloquio con il mondo esterno:

- Una Programmable Peripheral Interface 8255 e' adibita all' I/O parallelo con i port A e C ad 8 bit direttamente disponibili sul connettore CN2 e totalmente gestibili da software; ed un port B dedicato alla lettura di un Dip-switch ad 8 vie.

Queste linee di I/O aprono ulteriori possibilita' di impiego della **GPC® 51** (ad esempio nella gestione di periferiche non intelligenti) anche quando l' handshake delle comunicazioni e' completamente da gestire via software.

Il chip 8255 viene gestito attraverso 4 byte (o registri) situati in altrettante locazioni RAM dedicate al dispositivo durante l' operazione di mappaggio della stessa RAM da parte della PAL di bordo.

- Una circuiteria di Keyboard Display Controller (KDC) basata sull' integrato programmabile 8279 e' adibita allo scanning di una tastiera fino ad un massimo di 64 tasti, o relativi sensori dal campo, nonche' alla gestione di un totale di 16 display a 7 segmenti oppure di 128 LED.

Allo scopo di rendere interscambiabili strutture di tastiere e display tra le varie schede, le connessioni effettuate sono identiche a quelle che si ritrovano sulla maggior parte di schede di gestione di tastiere e display.

Il KDC 8279 e' visto attraverso 2 byte RAM.

-Sono presenti 4 linee di conversione analogico-digitale gestite dal convertitore di bordo AD7002 a 8/11 bit.

Tale periferica e' gestita tramite 4 byte (o registri) situati in altrettante locazioni RAM dedicate al dispositivo durante l' operazione di mappaggio della stessa RAM.

-Un real time clock OKI MSM 6242 che permette di prelevare l' orario (ore, minuti, secondi) ed il calendario (giorno, mese, anno, giorno della settimana).

L' OKI e' visto in uno spazio di 16 byte RAM indirizzati dall' apposita PAL di bordo che effettua appunto l' allocazione delle risorse.

SPECIFICHE TECNICHE DELLA SCHEDA

CARATTERISTICHE GENERALI.

Tipo di BUS:	ABACO®
N.ro di linee di I/O:	16 I/O Programmabili TTL (PPI) Driver per 128 LED (KDC) Matrice di 64 Tasti (KDC) 4 Input analogici da 0 a 2.5V (ADC da 8 o 11 bit) 3 Counter + 1 Trigger a Liv. TTL 1 Linea di PWM 1 Linea RS232 bidirezionale 1 Linea RS232 monodirezionale
Memoria indirizzabile:	IC10: RAM da 8K * 8 fino a 32K * 8 con batteria al Litio di backup IC11: EPROM da 2764 a 27256 non impaginata 27513, 27011, impaginata IC12: EPROM da 2764 a 27256 non impaginata 27513, 27011,.....impaginata
Eprom programmabile:	2764 e 27128 da 21 e 12.5 V di tensione di programmazione
CPU di bordo:	Intel Famiglia MCS 51

CARATTERISTICHE FISICHE.

Dimensioni:	Formato EUROPA: 100 * 160 mm
Peso:	205 g. - 32 K RAM.
Connettori:	BUS 64 pin DIN 41612 Corpo C CN1: 40 vie scatolino 90 gradi M CN2: 20 vie scatolino 90 gradi M CN3: 16 vie scatolino vert. M
Range di temperatura:	da 10 a 40 gradi Centigradi.

CARATTERISTICHE ELETTRICHE.

Tensione di alimentazione:	+5 Vdc
Corrente assorbita:	670 mA senza carichi esterni. 850 mA con carichi esterni.

INSTALLAZIONE DELLA SCHEDA

INTRODUZIONE

In questo capitolo saranno illustrate tutte le operazioni da compiere per il corretto funzionamento della scheda. A questo scopo e' previsto un certo numero di strip a stagno o tramite cavaliere. Le figure dalla 4 alla 7 illustrano la collocazione di tutti i jumpers a stagno o tramite cavaliere in modo che possano essere facilmente individuati sulla stessa scheda.

JUMPERS

Gli 11 jumpers descritti hanno le seguenti funzioni:

- J1. Selezione di RAM/EPROM su IC11.
- J2. Selezione di RAM fino a 32K su IC10.
- J3. Abilitazione dell' interrupt /INT (pin 13 dell' IC 1).
- J4. Abilitazione della ROM interna del monochip.
- * J5. Selezione della tensione di programmazione su IC12.
- J6. Selezione di RAM/EPROM su IC12.
- J7. Selezione di EPROM impaginate su IC12.
- * J9. Abilitazione della richiesta di interrupt da parte dell' ADC 7002
- J10. Abilitazione della richiesta di interrupt da parte dell' 8279.
- J11. Connettore per tasto Reset.
- * J12. Inserzione della batteria al litio per il back up della RAM.

- * J13 - J14. Vedere Appendice A.

* L' asterisco indica che il suddetto jumper e' gestibile tramite cavaliere.

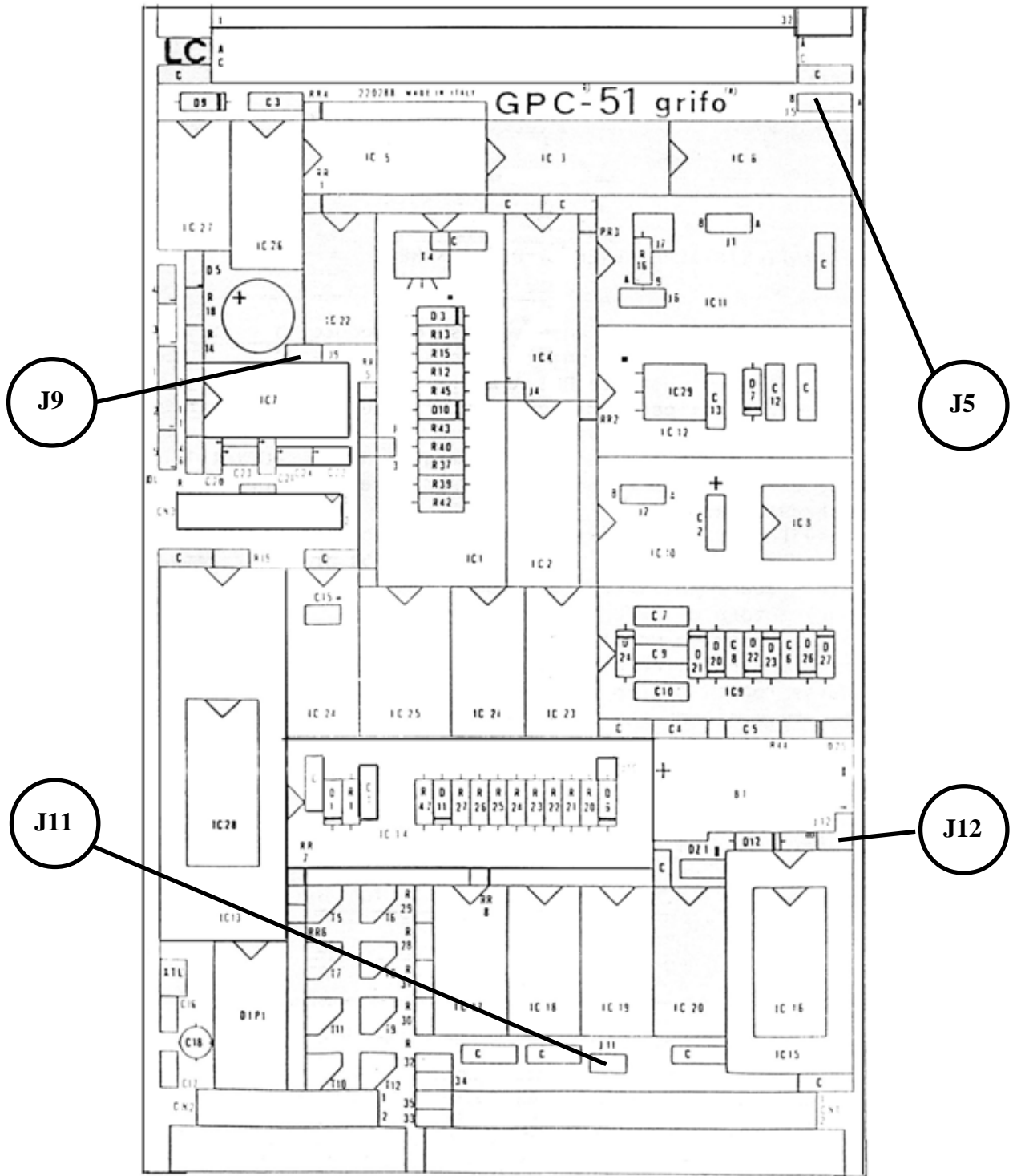


FIGURA 4: DISPOSIZIONE JUMPERS LATO COMPONENTI

JUMPER	CONNESSIONE	FUNZIONE
J3	Connesso	Permette di gestire l'interrupt /IN1 tramite il pin 6C del BUS o tramite l'interrupt interno.
	Non Connesso	Collega a massa il pin 13 di IC1, permettendo l'autostart del Tiny BASIC.
J4	Connesso	Disabilita la ROM interna.
	Non Connesso	Mantiene abilitata la ROM interna.
J7	Connesso	Seleziona EPROM impaginata su IC12.
	Non Connesso	Selezione di EPROM su IC12 tramite jumper J6.
J9	Connesso	Abilita la possibilità di richiesta di interrupt da parte dell'ADC.
	Non Connesso	Disabilita la possibilità di richiesta di interrupt da parte dell'ADC.
J10	Connesso	Abilita la possibilità di richiesta di interrupt da parte dell'8279.
	Non Connesso	Disabilita la possibilità di richiesta di interrupt da parte dell'8279.

FIGURA 5: TABELLA JUMPERS A 2 VIE

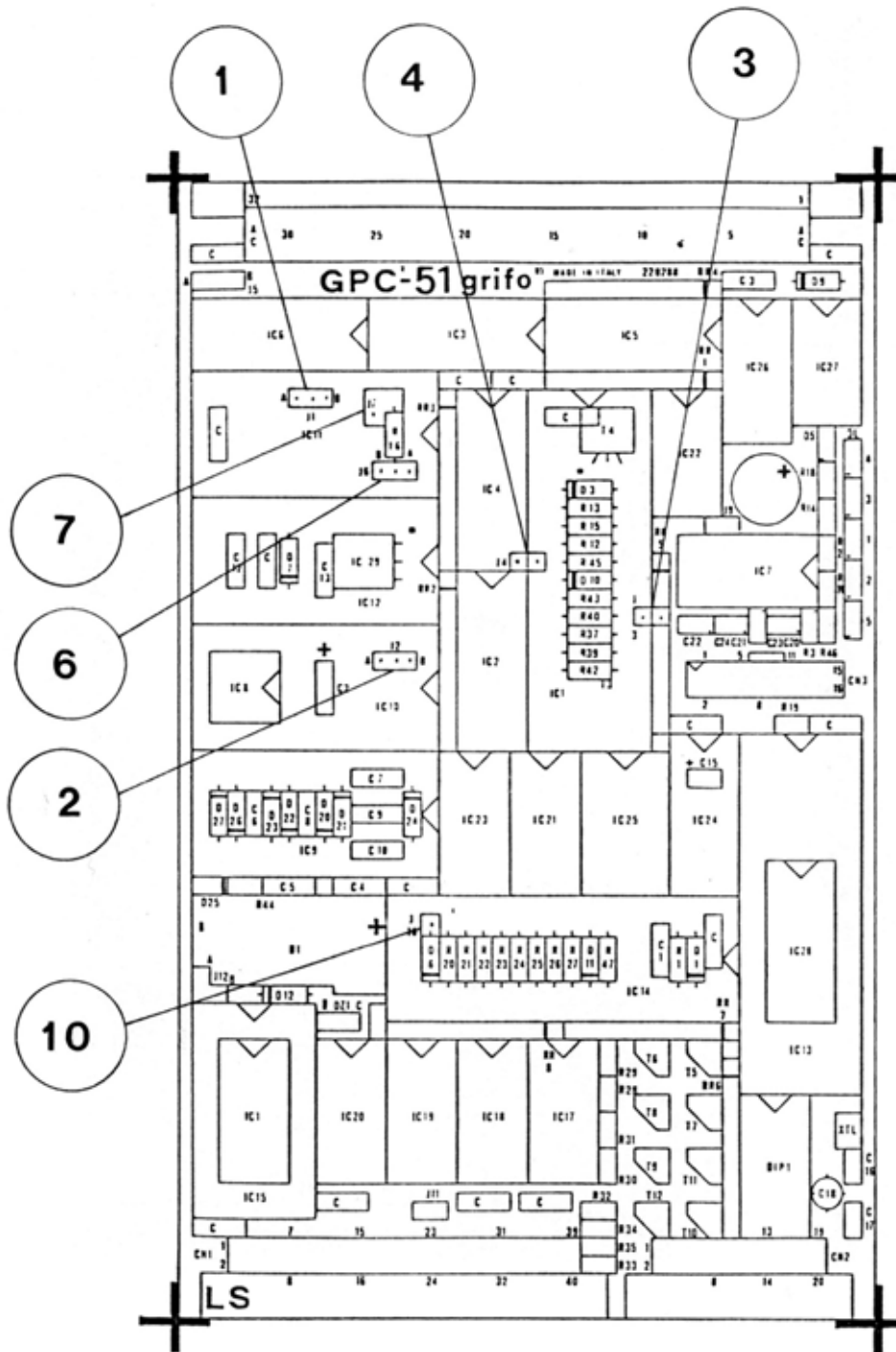


FIGURA 6: DISPOSIZIONE JUMPERS LATO STAGNATURE

JUMPER	CONNESSIONE	FUNZIONE
J1	A	Seleziona EPROM da 32K su IC11, portando A14 sul pin 27 dello zoccolo.
	B	Seleziona EPROM fino a 16K o 32K su IC11, portando /WR sul pin 27 dello zoccolo.
J2	A	Seleziona 8K di RAM indirizzabili su IC10.
	B	Seleziona 32K di RAM indirizzabili su IC10.
J5	A	Mantiene la tensione di alimentazione di IC12 a +5 Vdc.
	B	Fornisce ad IC12 la tensione necessaria alla programmazione con algoritmo intelligente.
J6	A	Seleziona 32K di EPROM non programmabili su IC12 portando A14 sul pin 27 dello zoccolo.
	B	Seleziona fino a 16K di EPROM programmabili su IC12 portando PGM-PULSE sul pin 27 di IC12.
J12	A	Inserzione della batteria di back-up.
	B	Disinserimento della batteria di back-up.

FIGURA 7: TABELLA JUMPERS A 3 VIE

NOTE

Viene di seguito riportata una spiegazione piu' dettagliata di come deve avvenire lo strippaggio della scheda a seconda delle memorie che devono essere montate:

ZOCCOLO IC10

Su questo zoccolo e' possibile montare RAM di tipo statico da 8K * 8 o da 32K * 8; la selezione del tipo di RAM utilizzata avverra' tramite il jumper J2.

N.B.

La scheda e' fornita con il jumper a stagno J2 strippato in posizione B tramite una pista.

SELEZIONE RAM STATICA DA 8K * 8

Occorre agire sullo strip a stagno situato sotto lo zoccolo IC10 (Lato Componenti) tagliando la pista che forza J2 nella posizione B quindi, con una gocciolina di stagno, portare il jumper in posizione A.

SELEZIONE RAM STATICA DA 32K * 8

Occorre portare lo strip a stagno J2 nella posizione B (come fornito dalla casa).

ZOCCOLO IC11

Su questo zoccolo e' possibile montare EPROM non impaginate fino a 32 K, EPROM impaginate del tipo 27513, 27011, ecc. Per la selezione del tipo di EPROM occorre agire sul jumper J1.

N.B.

La scheda viene fornita con J1 (strip a stagno) in posizione B tramite una pista.

SELEZIONE DI EPROM DA 32K NON IMPAGINATE

Occorre portare il segnale di A14 sul pin 27 di IC11; per far cio' e' necessario tagliare la pista che forza J1 in posizione B quindi, con una gocciolina di stagno, portare il jumper in posizione A.

SELEZIONE DI EPROM IMPAGINATE

Occorre portare lo strip a stagno J1 nella posizione B (come fornito dalla casa).

ZOCOLO IC12

E' lo zoccolo che permette la programmazione di EPROM tramite il chip 8052 AH BASIC. Su questo zoccolo e' possibile montare le seguenti memorie:

2764, 27128 In fase di programmazione.

2764, 27128, 27256 In fase di lettura.

27513, 27011, ecc In fase di lettura.

La selezione del tipo di memoria che puo' essere montata avviene tramite il jumper a tre vie J6 ed il jumper a 2 vie J7.

N.B.

Il jumper J6 (sotto lo zoccolo IC11 Lato Componenti) e' fornito gia' strappato nella posizione B tramite una pista.

Il jumper J7 e' fornito sconnesso.

SELEZIONE DI EPROM 27256

Occorre portare il segnale di A14 sul pin 27 di IC12; per far cio' e' necessario tagliare la pista che forza J6 in posizione B quindi, con una gocciolina di stagno, portare il jumper in posizione A. Il jumper J7 deve rimanere scollegato.

SELEZIONE DI EPROM FINO ALLA 27128

Occorre portare lo strip a stagno J6 nella posizione B e lasciare J7 scollegato (come forniti dalla casa).

La programmazione di una EPROM puo' avvenire solo con questo strappaggio di J6 e J7, mentre J5 che fornisce la tensione per la programmazione intelligente deve essere collegato a seconda del tipo di programmazione da effettuare. Nel caso che quest' ultimo jumper sia portato nella posizione B, durante una operazione di lettura deve essere riportato nella posizione A in modo da evitare anomalie durante la stessa lettura.

SELEZIONE DI EPROM IMPAGINATA

Occorre portare il segnale di /WR sul pin 27 dell' IC 12; per far cio' e' necessario tagliare la pista che forza J6 in posizione B, lasciandolo scollegato, quindi con una gocciolina di stagno collegare il jumper J7.

ESEMPIO DI CONFIGURAZIONE E STRIPPAGGIO

CONFIGURAZIONE BASE GPC® 51

Supponiamo di volere utilizzare una scheda **GPC® 51** in BASIC con la possibilità di montare una EPROM del tipo UTILITY. Ecco l'elenco dei dispositivi da montare e la configurazione di tutti i jumpers.

DISPOSITIVO	TIPO
PAL (IC6)	BU
CPU (IC1)	8052 AH BASIC
EPROM (IC11)	UTILITY (2764)
RAM (IC10)	32K * 8

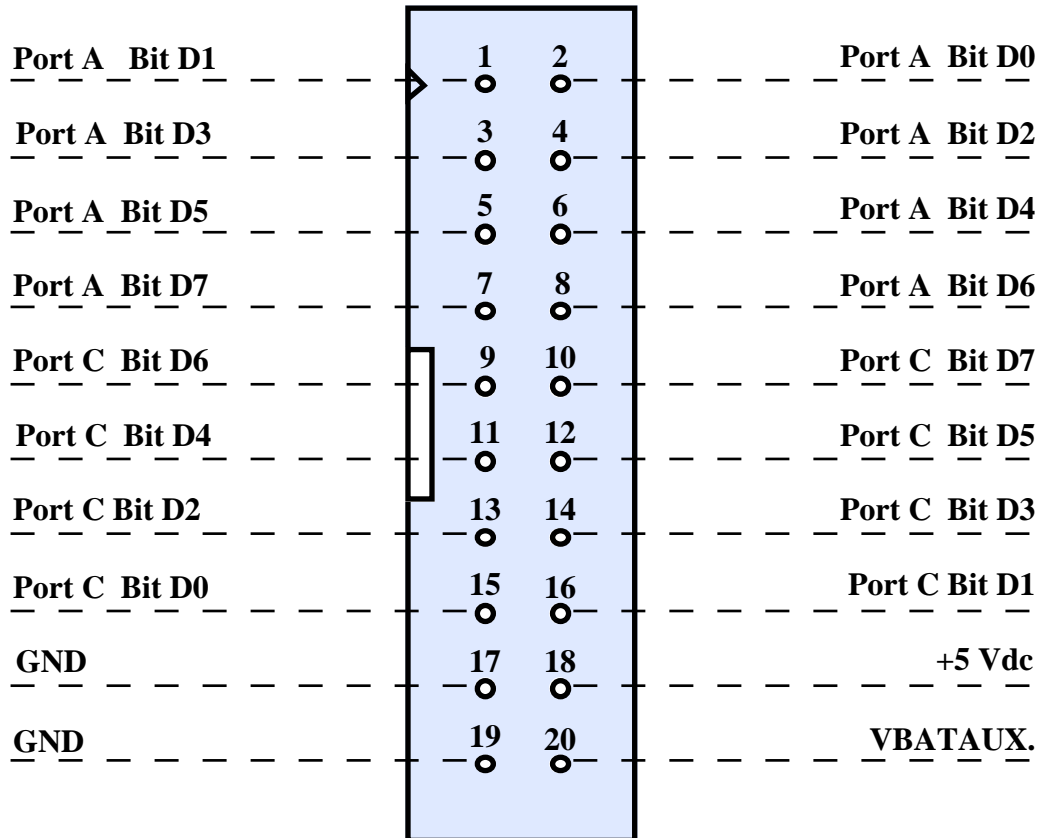
JUMPER	POSIZIONE	FUNZIONE
J1	A	Selezione di EPROM fino a 16K.
J2	B	Seleziona 32K di RAM su IC10.
J3	B	Collega il pin di /INT al BUS.
J4	Non Connesso	Mantiene abilitat la ROM interna.
J5	A	IC12 alimentato a +5Vdc.
J6	B	Porta PGM-PULSE sul pin 27 di IC12.
J7	Non Connesso	EPROM non impaginata su IC12.
J9	Non Connesso	Disabilita richiesta interrupt ADC.
J10	Non Connesso	Disabilita richiesta interrupt KDC.
J12	B	Batteria al Litio inserita.

FIGURA 8: MODALITÀ DI GESTIONE DELLE ZONE RAM - EPROM

CONNESSIONI CON IL MONDO ESTERNO.

CONNETTORE CN2 (PPI 8255)

CN2 effettua la connessione tra l' interfaccia periferica programmabile 8255 e l' ambiente esterno tramite i due port paralleli disponibili A e C.


FIGURA 9: CONNETTORE CN2 (PPI8255)
LEGENDA:

Port A da D0 a D7 Rappresenta il byte di comunicazione appartenente al port A.

Port C da D0 a D7 Rappresenta il byte di comunicazione appartenente al port C.

/RESET Segnale di reset generato dalla scheda.

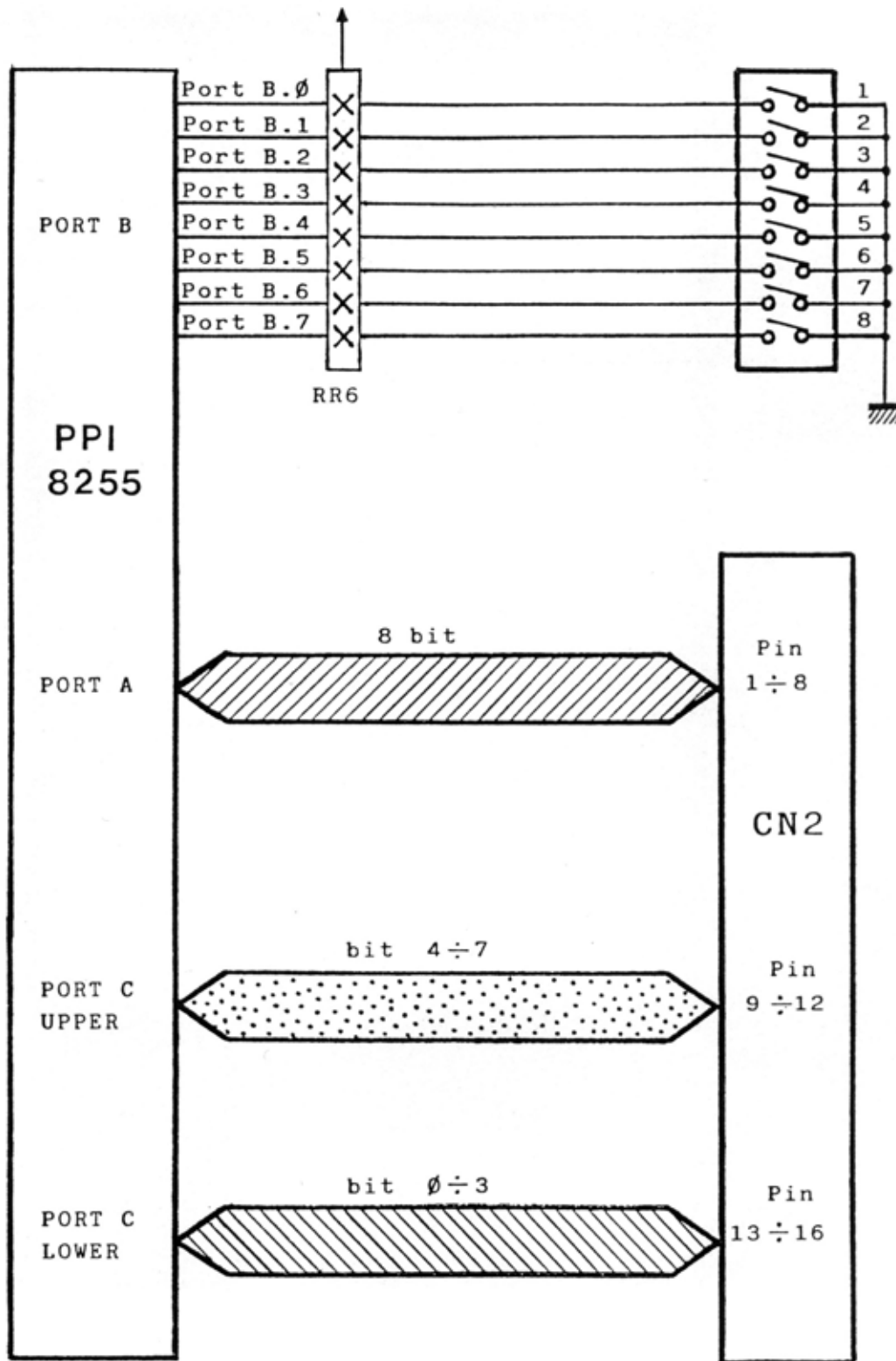


FIGURA 10: SCHEMA DI INPUT OUTPUT PPI 8255

CONNETTORE CN3 (SERIALE, AUX, TIMER COUNTER, PWM ED INGRESSI ADC)

Sul connettore CN3 sono presenti tutti i segnali riguardanti la comunicazione seriale, l' AUX, i tre Timer Counter direttamente provenienti dalla CPU, il segnale PWM, la massa analogica del convertitore AD 7002, nonché i 4 ingressi analogici del convertitore stesso.

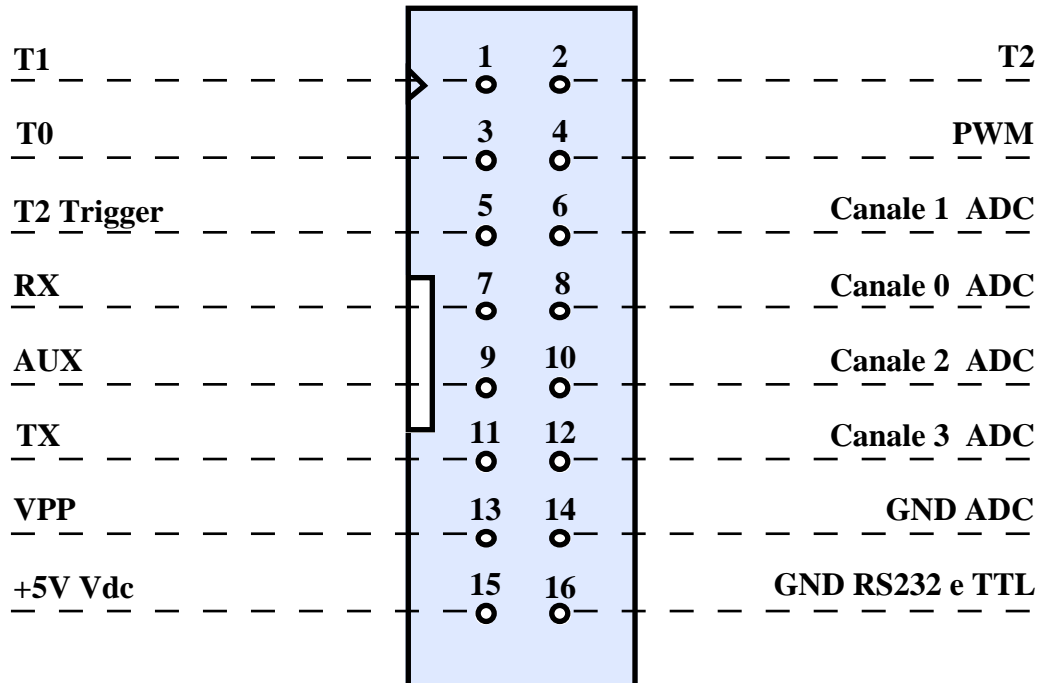


FIGURA 11: CONNETTORE CN3

LEGENDA:

T0, T1, T2	Timer/Counter dei monochip.
T2 Trigger	Trigger del Timer - Counter 2 (disponibile solo nella versione 8032/8052).
Canali 0 - 3	Canali in ingresso al convertitore AD 7002.
GND ADC	Piedino di massa analogica.
PWM	Fornisce un segnale modulato in classe D (modulazione della larghezza di impulso di un' onda quadra).
TX, RX	Segnali relativi alla trasmissione di tipo seriale tra la scheda e l' esterno.
AUX	Piedino per l' uscita stampante.
GND RS	Piedino di massa per la trasmissione seriale.
VPP	Tensione di alimentazione del programmatore di EPROM.

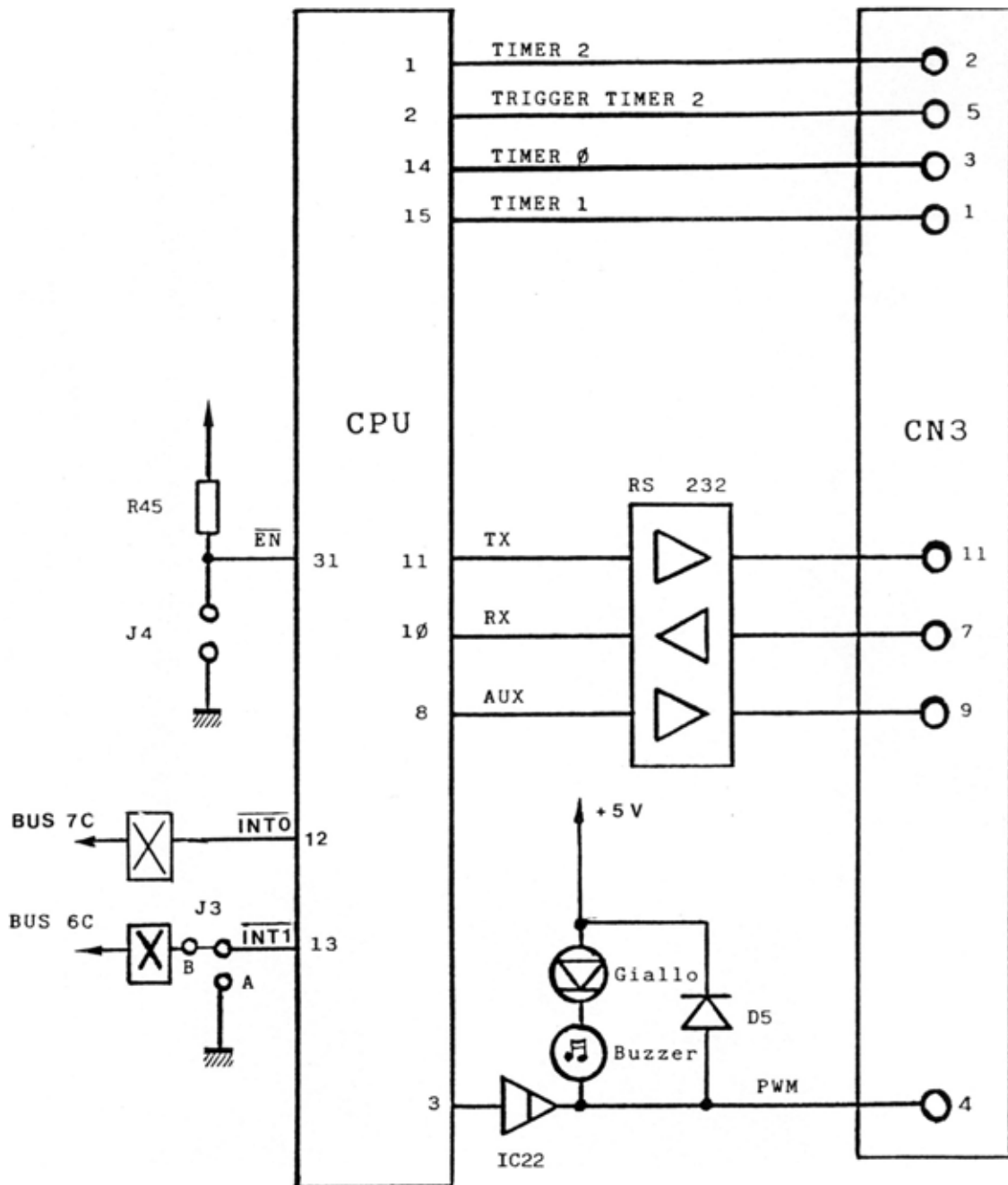


FIGURA 12: LINEE DI I/O DEL PROCESSORE DI BORDO

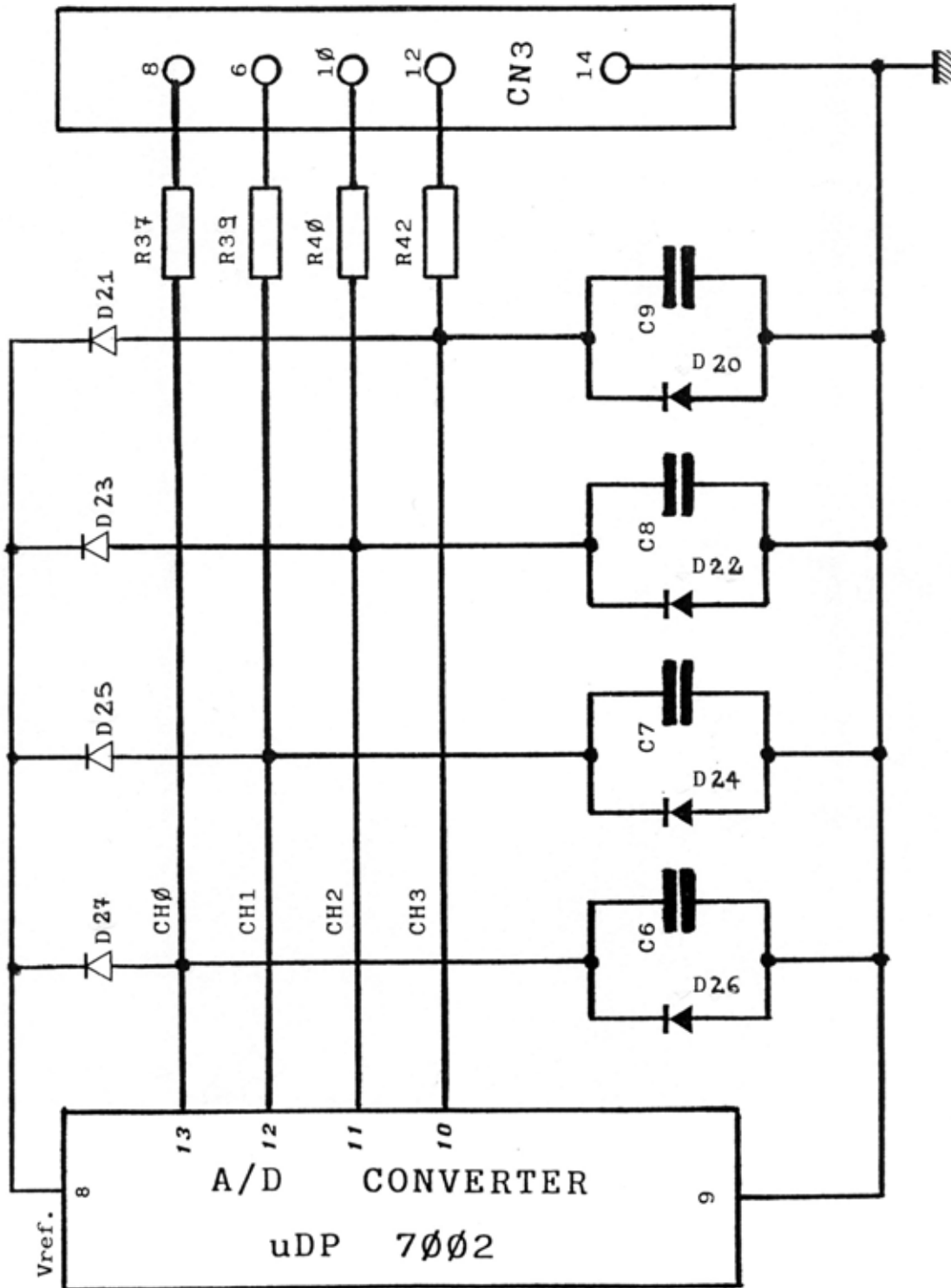


FIGURA 13: SCHEMA DI INPUT ADC

CONNETTORE CN1 (KDC)

CN1 connette l' interfaccia KDC 8279 ad un dispositivo esterno ad essa compatibile.

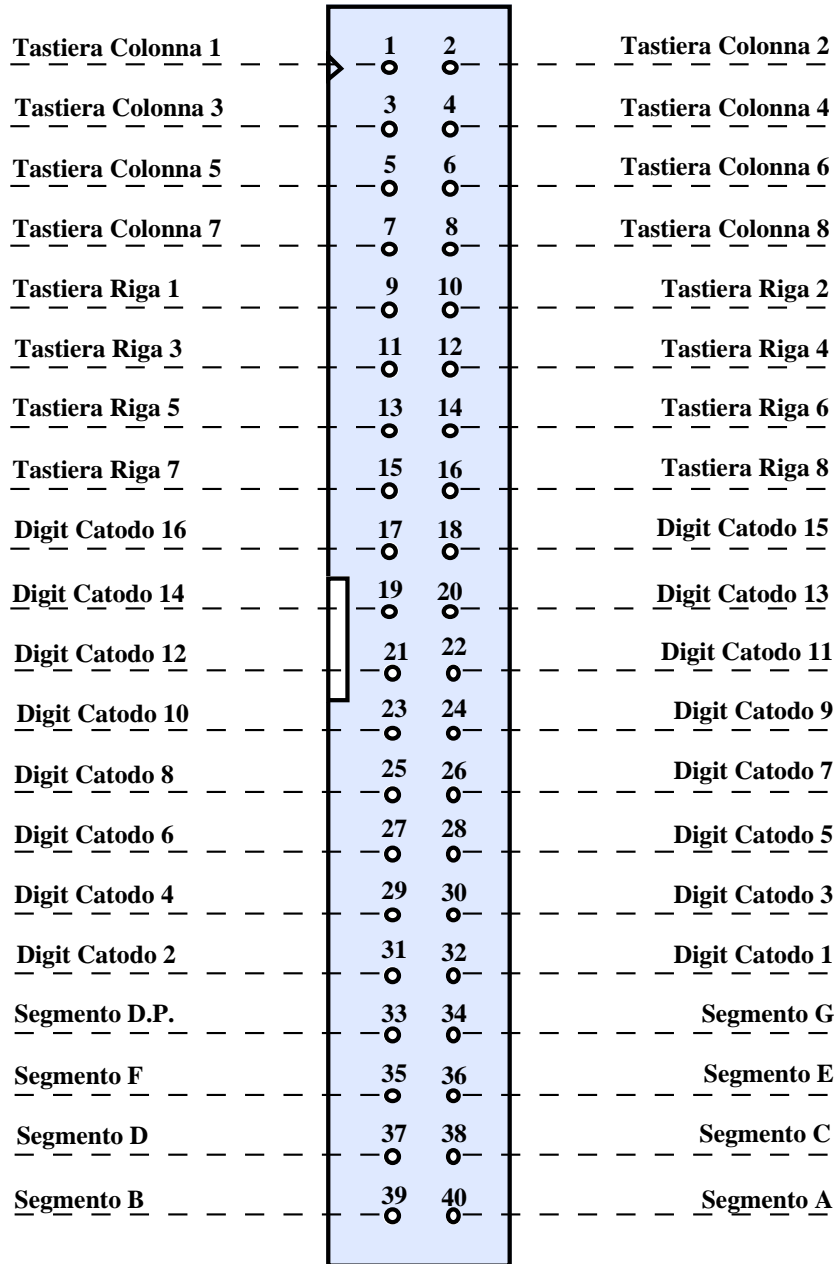


FIGURA 14: CONNETTORE CN1

LEGENDA:

Colonna - Riga

Si tratta della riga e della colonna della tastiera durante la scansione effettuata dal KDC 8279.

Catodo da 1 a 16

Individua il rispettivo display o gli equivalenti 8 LED montati con catodo comune.

DP.,A,B,C,D,E,F,G

Individuano i rispettivi segmenti del display selezionato.

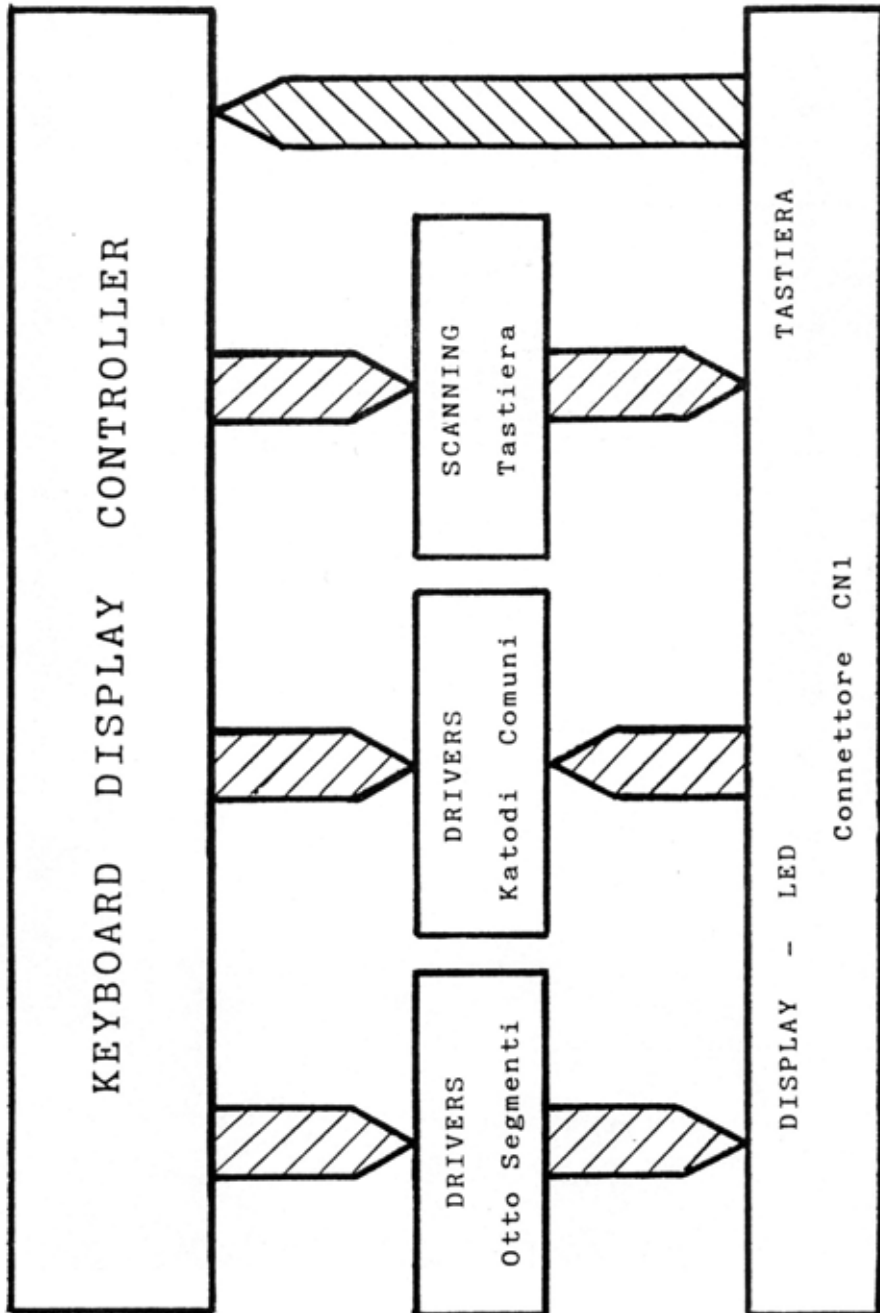


FIGURA 15: SCHEMA DI INPUT-OUTPUT KDC

CONNETTORE PER BUS ABACO®

Il connettore per il Bus e' formato da un insieme di 64 pin con cui e' possibile effettuare il collegamento della scheda con il Bus ABACO®. Nella tabella seguente e' rappresentato il Pin-out del Bus e quindi anche del relativo connettore, con le variazioni per l' utilizzo di CPU a 16 bit rispetto a quelle a 8 bit.

A BUS a 16 bit	A BUS a 8 bit	A GPC 51	PIN	C GPC 51	C BUS a 8 bit	C BUS a 16 bit
GND	GND	GND	1	GND	GND	GND
+5 Vdc	+5 Vdc	+5 Vdc	2	+5 Vdc	+5 Vdc	+5 Vdc
D0	D0	D0	3	N.C.	-	D8
D1	D1	D1	4	N.C.	-	D9
D2	D2	D2	5	N.C.	-	D10
D3	D3	D3	6	/INT	/INT	/INT
D4	D4	D4	7	/NMI	/NMI	/NMI
D5	D5	D5	8	N.C.	/HALT	D11
D6	D6	D6	9	N.C.	/MREQ	/MREQ
D7	D7	D7	10	/IORQ	/IORQ	/IORQ
A1	A1	A1	11	/RD	/RD	/RDLDS
A2	A2	A2	12	/WR	/WR	/WRLDS
A3	A3	A3	13	N.C.	/BUSAK	D12
A4	A4	A4	14	N.C.	/WAIT	/WAIT
A5	A5	A5	15	N.C.	/BUSRQ	D13
A6	A6	A6	16	/RESET	/RESET	/RESET
A7	A7	A7	17	N.C.	/M1	/IACK
A8	A8	A8	18	N.C.	/RFSH	D14
A9	A9	A9	19	/MEMDIS	/MEMDIS	/MEMDIS
A10	A10	A10	20	N.C.	VDUSEL	A22
A11	A11	A11	21	N.C.	/IEI	D15
A12	A12	A12	22	N.C.	-	-
A13	A13	A13	23	CLK	CLK	CLK
A14	A14	A14	24	N.C.	-	/RDUDS
A15	A15	A15	25	N.C.	-	/WRUDS
A16	A16	A16	26	N.C.	-	A21
A17	-	N.C.	27	N.C.	-	A20
A18	-	N.C.	28	N.C.	-	A19
A19	-	N.C.	29	R.T.	/R.T.	/R.T.
+12 Vdc	+12 Vdc	N.C.	30	N.C.	-12 Vdc	-12 Vdc
+5 Vdc	+5 Vdc	+5 Vdc	31	+5 Vdc	+5 Vdc	+5 Vdc
GND	GND	GND	32	GND	GND	GND

FIGURA 16: PIN DI CONNESSIONE DEL BUS

LEGENDA:

Le denominazioni dei pin in neretto nella configurazione del bus sono relative all' uso di una CPU a 16 bit.

CPU A 8 BIT

A0-A15= Address Bus - Bus degli indirizzi ;
D0-D7= Data Bus - Bus dei dati ;
INT= Interrupt request - Richiesta di interruzione ;
NMI= Non Mascherable Interrupt - Richiesta di interruzione non mascherabile;
HALT= Halt State - Stato di Halt ;
MREQ= Memory Request - Richiesta di memoria ;
IORQ= Input/Output Request - Richiesta di Input/Output ;
RD= Read Cycle Status - Richiesta di lettura ;
WR= Write Cycle Status - Richiesta di scrittura ;
BUSAK= Bus Acknowledge - Riconoscimento del Bus ;
WAIT= Wait - Attesa ;
BUSRQ= Bus Request - Richiesta del Bus ;
RESET= Azzeramento ;
M1= Machine Cycle One - Primo Ciclo Macchina ;
RFSH= Refresh - Rinfresco ;
MEMDIS= Memory Display - Viene emesso dal dispositivo periferico che si sta mappando
nell' area di memoria ;
VDUSEL= VDU Selection - Abilita il dispositivo periferico ad essere mappato nell' area
di memoria ;
IEI FIO 02,03= Abilitazione interrupt FIO 02 , 03
CLK= Clock di sistema
R.T.= Tasto di Reset

CPU A 16 BIT

A0-A21= Address Bus - Bus degli indirizzi
D0-D15= Data Bus - Bus dei Dati
RD UDS= Read Upper Data Strobe - Lettura del byte superiore bus dati ;
WR UDS= Write Upper Data Strobe - Scrittura del byte superiore bus dati ;
IACK= Interrupt Acknowledge - Riconoscimento della richiesta di Interrupt da parte della CPU
;
RD LDS= Read Lower Data Strobe - Lettura del byte inferiore bus dati ;
WR LDS= Write Lower Data Strobe - Scrittura del byte inferiore bus dati ;

SEGNALAZIONI VISIVE

La scheda **GPC® 51** segnala, tramite una serie di LED alcune particolari condizioni di stato:

- L1 - Di colore giallo connesso al Buzzer di bordo si accendera' sara' presente un livello logico 0; con questo accorgimento si e' in grado di visualizzare la presenza di sub-suoni.
- L2 - Di colore rosso, si accende durante la programmazione della EPROM posta su IC10; con il suo spegnimento viene segnalata la fine della programmazione.
- L3 - Di colore verde segnala la presenza della tensione di programmazione su IC10.
- L4 - Di colore rosso si accende quando interviene la circuiteria di watch-dog ad inibire le uscite del multiplexer di KDC.
- L5 - Di colore verde segnala, con la sua accensione che e' avvenuta la conversione da parte del convertitore AD 7002.

INPUT DI BORDO

Connesso al port B dell' 8255, c'e' un dip-switch ad 8 vie, i cui valori possono essere acquisiti via software, questa caratteristica ne permette un utilizzo per operare un minimo di colloquio utente-programma, direttamente a bordo della scheda. Le applicazioni piu' immediate possono essere quelle di variare delle condizioni di lavoro o selezionare una serie di parametri al firmware di bordo.

TARATURA OROLOGIO DI BORDO

Sulla scheda **GPC® 51**, a fianco del dip switch a 8 vie, e' presente un compensatore che puo' effettuare una regolazione particolarmente precisa della frequenza del segnale di clk che va' a comandare il RTC OKI MSM 6242.

L' uso di questo compensatore e' necessario per applicazioni particolari in cui l' orologio deve lavorare a frequenze leggermente diverse da quella fissata in fase di progetto e montaggio della stessa scheda.

DESCRIZIONE SOFTWARE

Questa scheda ha la possibilità di usufruire di una serie di strutture software interne che le permettono di divenire un completo sistema di sviluppo in BASIC, tramite il chip mascherato BASIC 8052 AH, oppure in FORTH grazie all'installazione sullo zoccolo IC11 della EPROM 8031 FORTH. Strutture software esterne permettono all'utente di creare file source con linguaggi più o meno evoluti (quali Assembler 8051, linguaggio "C", Pascal) su calcolatori esterni (anche PC compatibili), quindi scaricare il file HEX tramite linea seriale all'interno della scheda, debuggarlo tramite un programma di monitor-debugger quale, ad esempio, l'MDP, quindi congelarne il risultato in una EPROM.

Ecco un elenco di alcune delle strutture software esterne disponibili :

- | | |
|------------|--|
| MICRO/C-51 | E' un Cross compilatore per programmi in "C" che genera un codice oggetto in assembler 8051, disponibile MS-DOS. |
| XPAS51 | Cross compilatore per files sorgente scritti in Pascal, disponibile in ambiente MS-DOS. |
| MCS-51 | Cross assembler per programmi scritti in Assembler 8051 disponibile sia in ambiente CP/M 80, sia in ambiente MS-DOS. |
| AVMAC-51 | Macro Cross Assemblatore per programmi scritti in linguaggio 8051, disponibile in ambienti CP/M ed MS-DOS. |

DESCRIZIONE HARDWARE

INTRODUZIONE

In questo capitolo ci occuperemo di fornire tutte le informazioni necessarie sull' hardware della scheda, utili per un corretto sfruttamento della stessa.

MAPPAGGIO DELLE RISORSE DI BORDO

Come già detto nel precedente capitolo, la scheda può usufruire di una serie di strutture software interne od esterne (vedi MDP, Tiny BASIC per quelle interne; Pascal, C, ecc. per quelle esterne) per far fronte a molteplici problematiche.

Inoltre indipendentemente dalle strutture software, la scheda può essere mappata diversamente se si considera che i vari tipi di processori installabili sono del tipo non volniuman.

A questo proposito si può sfruttare la gestione separata, da parte di questi processori, della parte di RAM dedicata ai programmi e di quella dedicata ai dati. In questo modo è possibile estendere notevolmente la parte di RAM che l' utente può gestire direttamente.

Una opportuna PAL si occupa di gestire la totalità delle risorse della scheda in funzione delle condizioni di lavoro in cui ci si viene a trovare. Esistono, quindi, varie versioni di PAL per i vari ambienti operativi, ed altre ne possono essere create per rispondere a nuove mutate esigenze.

Le periferiche di bordo della scheda vengono visti in uno spazio di 64 Byte di indirizzamento.

L' immagine del dispositivo è ripetuta più volte nello spazio di indirizzamento. Riportiamo nella pagina seguente la corrispondenza dei primi Byte del campo di mappaggio di ciascun dispositivo.

PPI 8255 ->	FA00H - Registro dati del port A FA01H - Registro dati del port B FA02H - Registro dati del port C FA03H - Registro di stato
KDC 8279 ->	FA40H - Registro dati FA41H - Registro di stato
ADC 7002 ->	FA80H - Registro di stato FA81H - Registro dati: byte high dato convertito FA82H - Registro dati: byte low dato convertito FA83H - Registro dati: byte low dato convertito
RTC OKI 6242 ->	FAC0H - Registro dati: unita' secondi FAC1H - Registro dati: decine secondi FAC2H - Registro dati: unita' minuti FAC3H - Registro dati: decine minuti FAC4H - Registro dati: unita' ore FAC5H - Registro dati: decine ore e PM/AM FAC6H - Registro dati: unita' giorno FAC7H - Registro dati: decine giorno FAC8H - Registro dati: unita' mese FAC9H - Registro dati: decine mese FACAH - Registro dati: unita' anno FACBH - Registro dati: decine anno FACCH - Registro dati: giorno della settimana FACDH - Registro di stato D FACEH - Registro di stato E FACFH - Registro di stato F

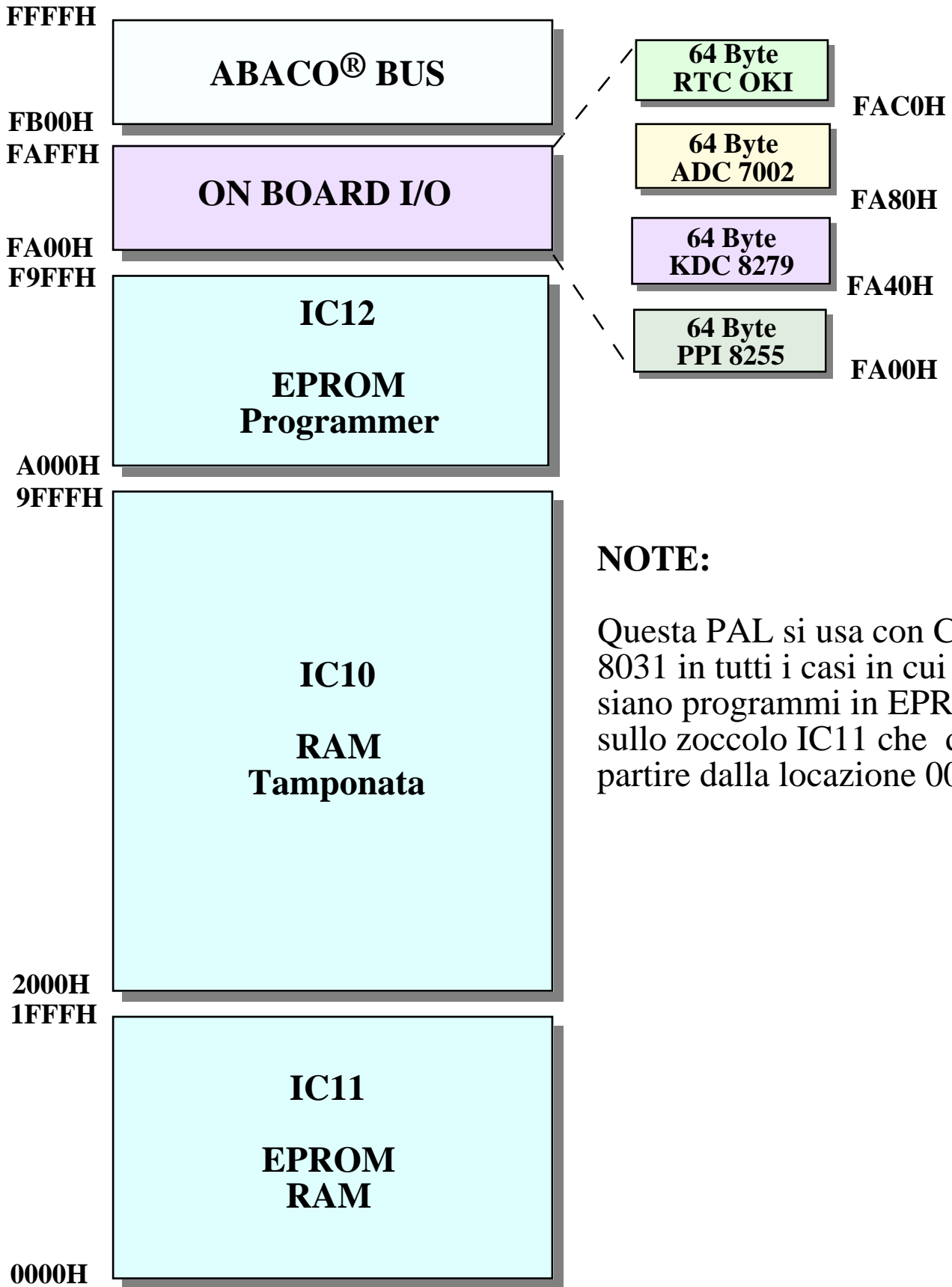
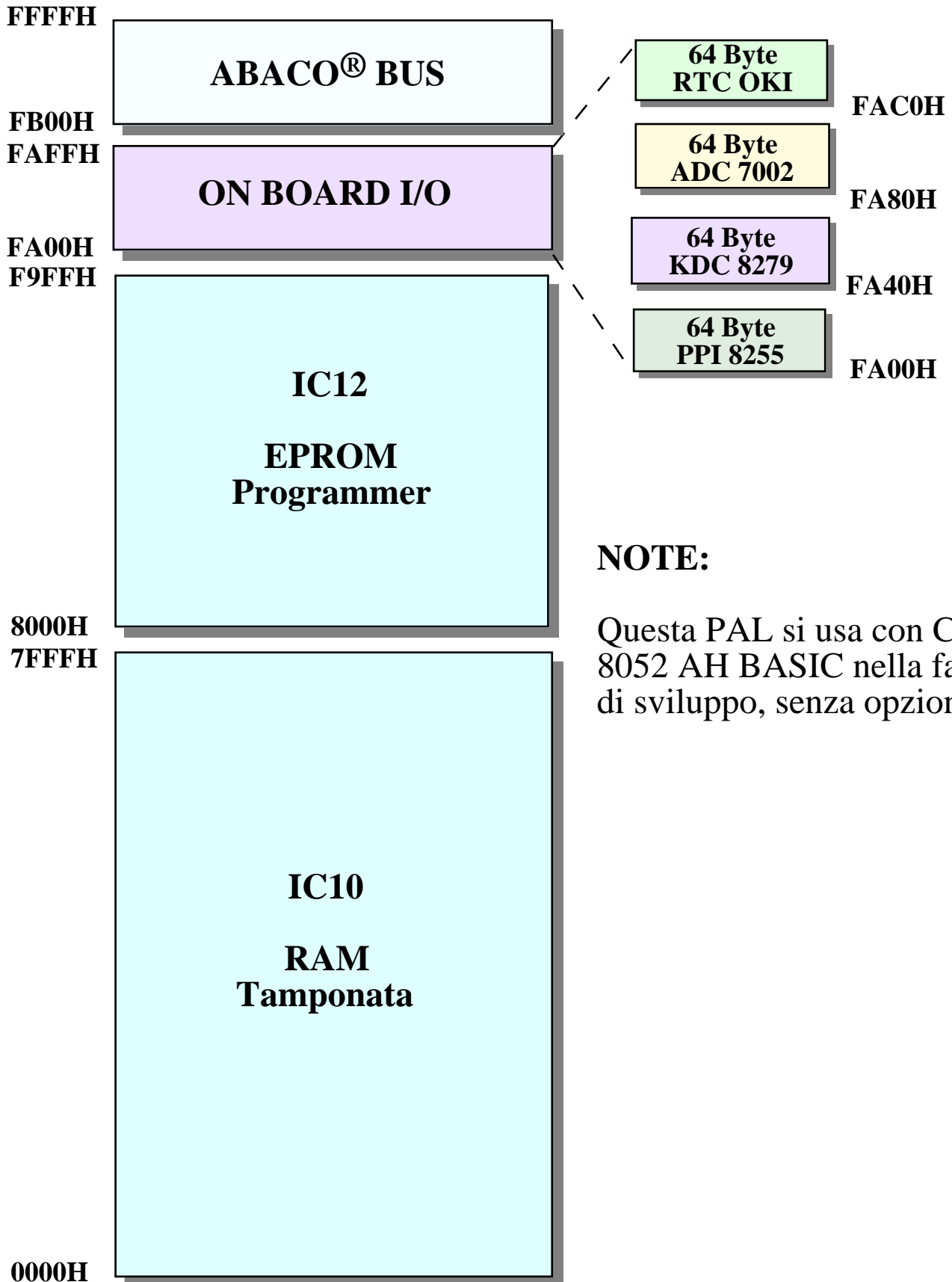


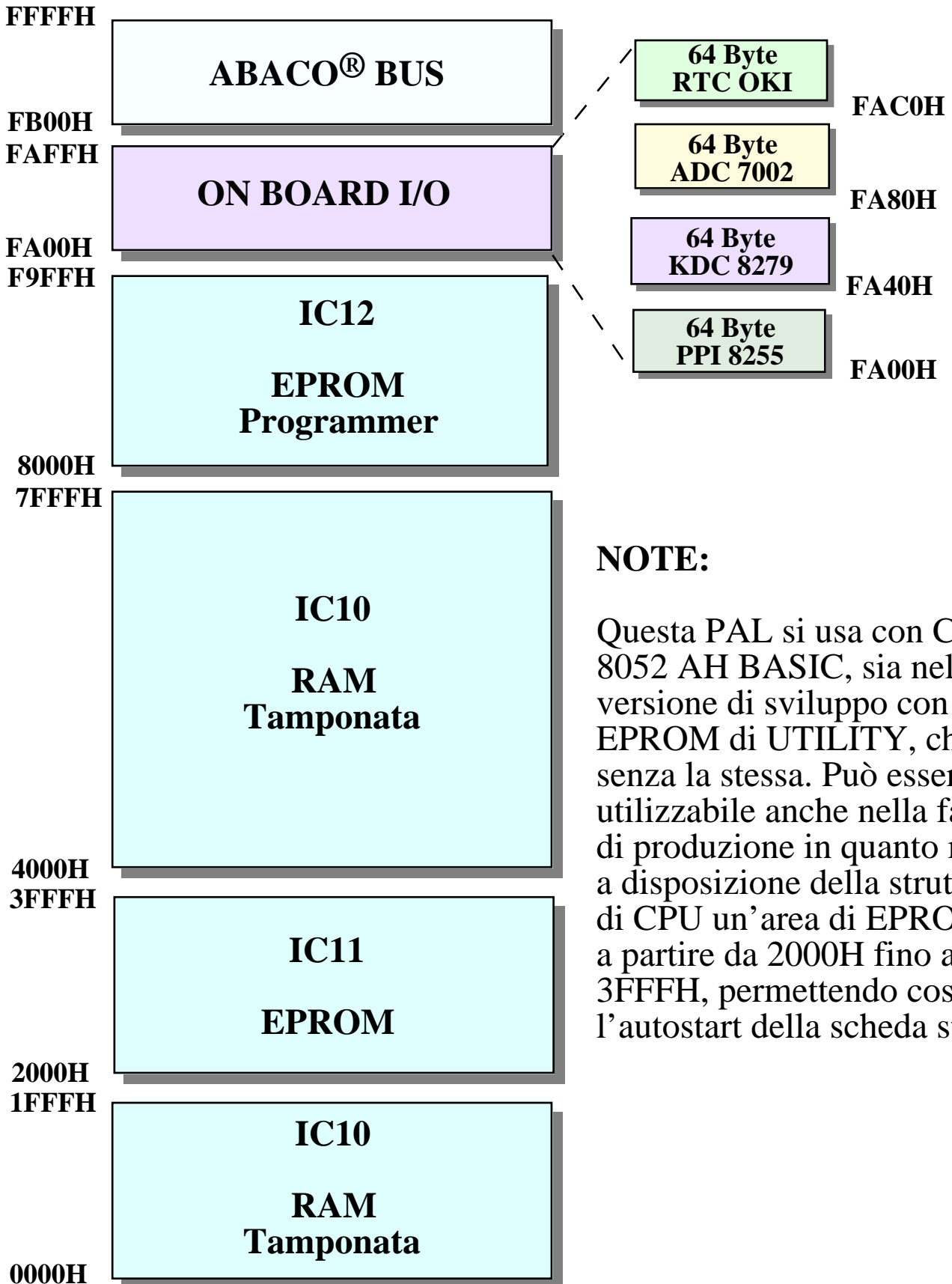
FIGURA 17: MAPPAGGIO CON PAL DI TIPO MD



NOTE:

Questa PAL si usa con CPU 8052 AH BASIC nella fase di sviluppo, senza opzioni

FIGURA 18: MAPPAGGIO CON PAL DI TIPO BAS



NOTE:

Questa PAL si usa con CPU 8052 AH BASIC, sia nella versione di sviluppo con la EPROM di UTILITY, che senza la stessa. Può essere utilizzabile anche nella fase di produzione in quanto mette a disposizione della struttura di CPU un'area di EPROM a partire da 2000H fino a 3FFFH, permettendo così l'autostart della scheda stessa.

FIGURA 19: MAPPAGGIO CON PAL DI TIPO BU

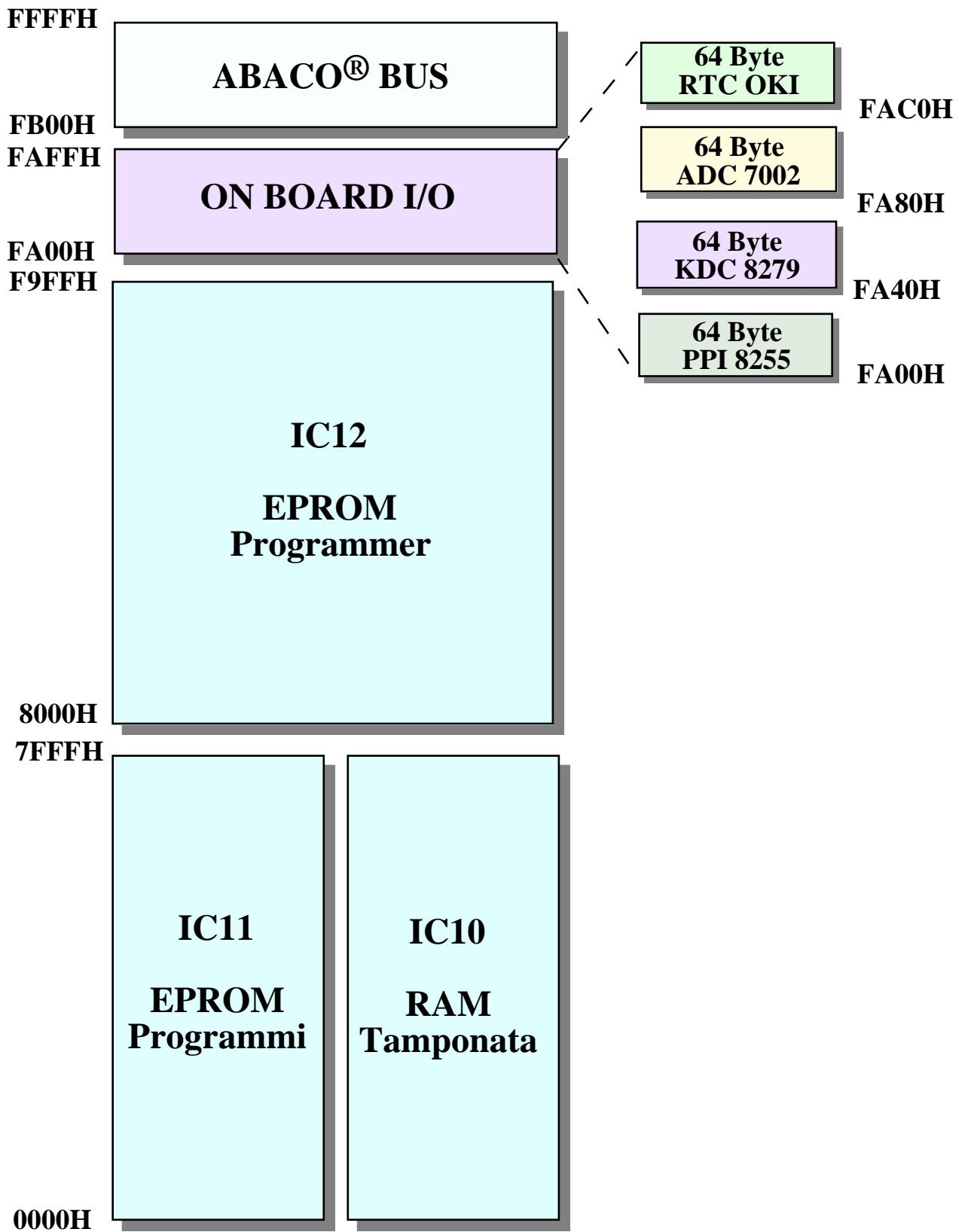


FIGURA 20: MAPPAGGIO CON PAL DI TIPO 31

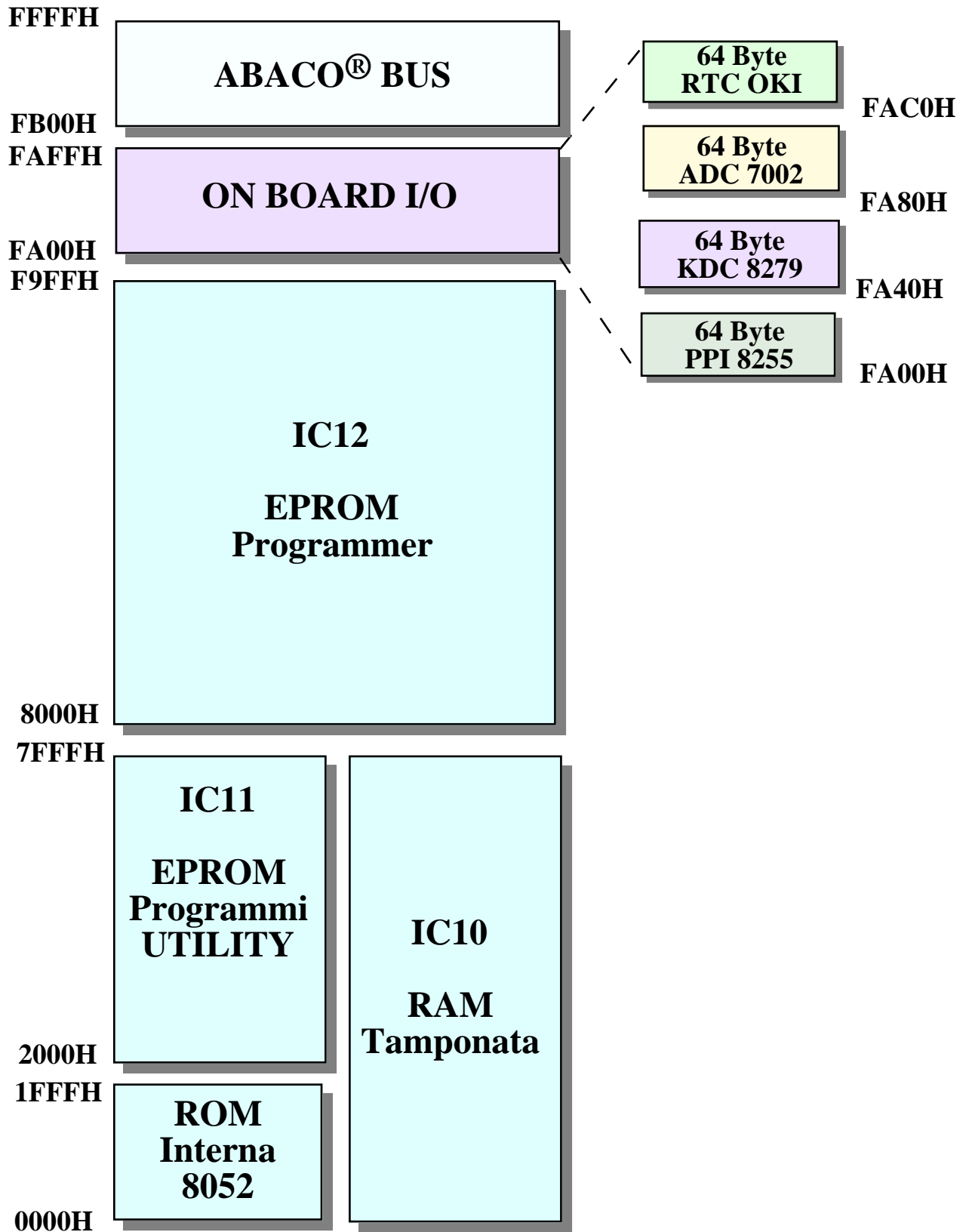


FIGURA 21: MAPPAGGIO CON PAL DI TIPO 52

GESTIONE DELLE INTERRUPT DI BORDO

Il monochip adottato dalla scheda **GPC® 51** e' in grado di gestire due interrupt esterni. Tramite il jumper J3 si puo' collegare a massa il pin 13 (/INT1) del monochip permettendo, cosi', l'autostart del Tiny BASIC (nello zoccolo IC11 dovra', quindi, essere presente la EPROM MDP e nello zoccolo IC6 la PAL di tipo

MD), sempre tramite J3 si potra', invece, collegare il pin /INT1 del monochip al pin 6C del BUS (segnale INT).

Agendo su altri 2 jumpers il segnale di interrupt

collegato al pin 13 potra' provenire dall' ADC7002 a fine conversione (J9), oppure dal KDC 8279 (J10).

Per quanto riguarda il secondo segnale di interrupt che il processore puo' gestire (/INT0) e' stato prelevato dal pin 7C del connettore per il Bus **ABACO®** che corrisponde al segnale /NMI. La relazione che esiste tra i due interrupts esterni ed i 3 (4 per 8052) interni e quindi i livelli di priorita' tra gli stessi segnali e' completamente gestibile da software tramite uno dei flag interni dello stesso processore.

LINEE DI I/O

La scheda GPC 51 e' dotata di una serie di linee di input output che consentono alla scheda di interagire con il mondo esterno. Tali linee possono essere cosi' riassunte:

PPI 8255: I port A e C escono direttamente sul connettore.

KDC 8279: Gli output del Keyboard Display Controller giungono sul connettore tramite opportuni driver.

ADC 7002: Ha presenti sul connettore CN3 4 linee ad alta impedenza (impedenza tipica del 7002), protette con un filtro Pi Greco in ingresso e salvaguardate da picchi di tensione negativi tramite un diodo.

Per ulteriori informazioni a riguardo di queste linee si fa riferimento all' apposito capitolo dedicato alle connessioni con il mondo esterno.

DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

KDC 8279

Questa periferica e' vista in due registri: uno di stato e uno dei dati con cui si effettua la programmazione ed il comando della stessa.

Il registro dati e' utilizzato sia per le operazioni di lettura (dati da tastiera) che per quelle di scrittura (dati su digits o led), cosi' come quello di stato che e' utilizzato in scrittura per la programmazione ed in lettura per determinare lo stato della FIFO interna (quest' ultima memorizza i codici degli ultimi 8 tasti premuti).

La programmazione dell' 8279 avviene quindi scrivendo una parola di 8 bit nel registro di stato, quando al variare della parola varia il tipo di programmazione effettuata.

Se e' stata impostata una operazione di scrittura, il dato sucessivamente scritto nel registro dati viene riportato nell' apposita RAM interna e poi sulle uscite (led o digits), mentre se e' stata impostata una operazione di lettura del registro dati, viene letto uno dei codici presenti nella FIFO. Da notare che la parola letta dal registro dati riporta un codice a 8 bit del corrispondente tasto premuto, mentre per la parola scritta vale la seguente corrispondenza con le uscite dell' integrato:

- D0 -> segmento A
- D1 -> segmento B
- D2 -> segmento C
- D3 -> segmento D
- D4 -> segmento E
- D5 -> segmento F
- D6 -> segmento G
- D7 -> segmento D.P.

Inoltre ogni bit e' negato, quindi per attivare il segmento A il bit D0 deve essere a 0 logico.

Esaminando piu' dettagliatamente i possibili comandi di programmazione che possono essere impostati scrivendo nel registro di stato:

-Parola= 0 0 0 D D K K K

Definisce il modo di visualizzazione del dato sulle uscite ed il modo di scansione della matrice di ingressi.

D D

- 0 0 Visualizzazione caratteri da 8-8 bit con entrata da sinistra
- 0 1 Visualizzazione caratteri da 16-8 bit con entrata da sinistra
- 1 0 Visualizzazione caratteri da 8-8 bit con entrata da destra
- 1 1 Visualizzazione caratteri da 16-8 bit con entrata da destra

K K K

- 0 0 0 Scansione 1 con accettazione simultanea di due codici
- 0 0 1 Scansione 0 con accettazione simultanea di due codici
- 0 1 0 Scansione 1 con accettazione simultanea di N codici
- 0 1 1 Scansione 0 con accettazione simultanea di N codici
- 1 0 0 Scansione 1 a matrice
- 1 0 1 Scansione 0 a matrice
- 1 1 0 Scansione 1 per tastiera con CTRL, CAPS LOCK, REPT
- 1 1 1 Scansione 0 per tastiera con CTRL, CAPS LOCK, REPT

Con scansione 1 si intende un riconoscimento del codice con livello logico 1 e viceversa per scansione 0.

Gli ultimi due modi di scansione non possono essere programmati sul KDC 8279 montato sulla PCK 01 infatti non e' stata previsto il suo utilizzo per la gestione di una tastiera alfanumerica.

-Parola= 0 0 1 P P P P P

Definisce la frequenza del clock interno della periferica (frequenza utilizzata anche per le attivazioni delle uscite). Il valore della combinazione P P P P P (0-31) stabilisce il numero di volte per cui la frequenza esterna viene divisa per ottenere quella interna:

$$\text{FREQINT} = \text{FREQEST} / (\text{P P P P P})$$

-Parola= 0 1 0 A1 X A A A

Definisce quale cella della FIFO deve essere interessata dalla prossima operazione di lettura del registro dati.

La combinazione A A A definisce quale delle 8 celle della FIFO deve essere letta; A1 se a 1 stabilisce un autoincremento dell' indirizzo A A A ad ogni lettura eseguita.

-Parola= 0 1 1 A1 A A A A

Stabilisce quale indirizzo della RAM interna deve essere letto dalla prossima operazione di lettura del registro dati.

La combinazione A A A A definisce quale delle 16 celle della RAM deve essere letta; A1 se a 1 stabilisce un autoincremento dell' indirizzo A A A A ad ogni lettura eseguita.

-Parola= 1 0 0 A1 A A A A

Definisce in quale cella della RAM interna deve essere posto il dato scritto dalla prossima operazione di scrittura.

La combinazione A A A A definisce quale delle 16 celle della RAM deve essere scritta; A1 se a 1 stabilisce un autoincremento dell' indirizzo A A A A ad scrittura successiva.

-Parola= 1 0 1 X IH IL BH BL

Definisce l' attivazione del bus dati in Nibble durante le operazioni di scrittura:

IH Disabilita il nibble piu' significativo

IL Disabilita il nibble meno significativo BH Azzerata il nibble piu' significativo BL Azzerata il nibble meno significativo

Queste operazioni avvengono se i corrispondenti bit sono a 1 logico.

-Parola=1 1 0 CD CD CD CF CA

Definisce una operazione di azzeramento per i dispositivi interni dell' 8279:

CD CD CD

1 0 X Azzeramento RAM (Reset)

1 1 0 Disabilita tutti i segmenti F, abilitando i rimanenti 1 1 1 RAM a 1 (Set totale)

0 X X Disabilita la disattivazione display

CF se a 1 provoca l' azzeramento della FIFO

CA se a 1 provoca l' azzeramento sia della RAM che della FIFO

-Parola= 1 1 1 E X X X X

Nel caso E sia posto a 1 viene fornita una risposta alla richiesta di interrupt del KDC, riabilitando quindi la periferica.

a lettura dello stato della FIFO avviene leggendo il registro di stato e la parola presente avrà il seguente significato:

Parola= DU S/E O U F N N N

dove

DU Visualizzazione impossibile in quanto è in corso una operazione di azzeramento

S/E Indica se si è verificata una chiusura contemporanea di due o più contatti

O Indica se è stato premuto uno o più tasti quando la FIFO era già piena

U Indica se è stata effettuata una lettura di un dato della FIFO quando questa era vuota

F Indica se la FIFO è piena

N N N Indicano il numero di dati presenti nella FIFO

Queste indicazioni sono relative ad una considerazione del bit a 1.

PPI 8255

Questa periferica e' vista in 4 registri: uno di stato e tre dei dati con cui si effettua la programmazione ed il comando della stessa. I registri dati sono utilizzati sia per le operazioni di lettura (port in input) che per quelle di scrittura (port in output) ed ognuno di tali registri riporta i dati di I/O del corrispondente port. La periferica puo' operare in tre modi diversi:

- MODO 0 = Prevede 2 port bidirezionali da 8 bit (A,B) e due port bidirezionali da 4 bit (CH,CL); ingressi non latched ed uscite latched; nessun segnale di handshaking.
- MODO 1 = Prevede 2 port da 12 bit (A+CL,B+CH) dove gli 8 bit dei port A o B costituiscono le linee di I/O mentre i 4 del port C costituiscono le linee di handshaking. Gli ingressi e le uscite sono latched.
- MODO 2 = Prevede 1 port da 13 bit (A+C3-7) dove gli 8 bit del port A costituiscono le linee di I/O, mentre i rimanenti 5 bit del port C costituiscono le linee di controllo. 1 port da 11 bit (B+C0-2) dove gli 8 bit del port B costituiscono le linee di I/O ed i rimanenti 3 bit del port C costituiscono le linee di controllo. Sia gli ingressi che le uscite sono latched.

La programmazione della periferica avviene scrivendo una parola a 8 bit nel registro di stato, quando:

Parola= SF M M A CH M B CL

dove

SF Se attivo (1) abilita il comando della periferica

M M

0 0 Selezione del modo 0

0 1 Selezione del modo 1

1 X Selezione del modo 2

A Se attivo (1) setta il port A in input e viceversa

CH Se attivo setta il nibble piu' significativo del port C in input e viceversa

M Se attivo (1) seleziona modo 1, viceversa seleziona modo 0

B Se attivo setta il port B in input e viceversa

CL Se attivo setta il nibble meno significativo del port C in input e viceversa

A/D PD 7002

Questa periferica e' vista in 4 registri: 1 di stato e tre dei dati, con cui si effettua la programmazione ed il comando della stessa. I registri dati sono usati esclusivamente per operazioni di lettura (del dato determinato dal convertitore in corrispondenza della tensione analogica fornitagli), mentre quello di stato e' utilizzato sia in operazioni di scrittura (programmazione della periferica) che di lettura (dello stato della periferica). Il convertitore 7002 ha una risoluzione programmabile a 8 o 11 bit e per questo la combinazione binaria che determina, viene letta tramite due byte: Byte High data e Byte Low data. Nel caso sia stata prescelta la risoluzione ad 8 bit la combinazione valida di uscita coincide con il Byte High data, viceversa con una risoluzione a 11 bit la combinazione di uscita e' data da Byte High7-0, Byte Low7-5. Il rimanente registro dei dati coincide con il Byte Low data di cui costituisce una semplice copia. Per quanto riguarda il registro di stato si distingue:

-Scrittura:

La parola scritta nel registro, setta il convertitore secondo le seguenti indicazioni.

Parola = NU NU NU NU R F C C

dove

NU = Non Usato.

R = Selezione della risoluzione: 1 -> 11 bit; 0 -> 8 bit.

F = Ingresso da flag: 1 -> disabilitato; 0 -> abilitato.

C C

0 0 = Seleziona canale di conversione 0.

0 1 = Seleziona canale di conversione 1. 1 0 = Seleziona canale di conversione 2. 1 1 = Seleziona canale di conversione 3.

-Lettura:

La parola letta dal registro di stato fornisce le seguenti indicazioni.

Parola = EOC B M1 M0 R NU C C

dove

EOC = Indica se e' terminata la conversione: 0 -> terminata e viceversa.

B = Indica se il convertitore contiene il dato convertito: 1 -> non lo contiene e viceversa.

M1 = Bit piu' significativo della combinazione determinata dal convertitore.

M0 = Secondo bit piu' significativo della combinazione determinata dal convertitore.

R = Riporta la risoluzione scelta (si veda scrittura).

NU = Non usato.

C C = Riporta il numero del canale di conversione selezionato(si veda scrittura).

RTC OKI MSM 6242

Questa periferica e' vista in 16 registri di cui 3 di stato ed i rimanenti 13 dei dati. I registri dati sono utilizzati sia per operazioni di lettura (dell' orario attuale) che di scrittura (per l' inizializzazione dell' orologio) cosi' come i registri di stato che sono utilizzati in scrittura (per la programmazione del modo di funzionamento dell' orologio) ed in lettura (per determinare lo stato dell' orologio). Per quanto riguarda i registri dati vale la corrispondenza:

S1	- Unita' dei secondi	- 4 bit meno significativi S1(3-0)
S10	- Decine dei secondi	- 3 bit meno significativi S10(2-0)
MI1	- Unita' dei minuti	- 4 bit meno significativi MI1(3-0)
MI10	- Decine dei minuti	- 3 bit meno significativi MI10(2-0)
H1	- Unita' delle ore	- 4 bit meno significativi H1(3-0)
H10	- Decine delle ore	- 2 bit meno significativi H10(1-0)

Il terzo bit di tale registro H10(2) indica l' AM/PM

D1	- Unita' del giorno	- 4 bit meno significativi D1(3-0)
D10	- Decine del giorno	- 2 bit meno significativi D10(1-0)
MO1	- Unita' del mese	- 4 bit meno significativi MO1(3-0)
MO10	- Decine del mese	- 1 bit meno significativo MO10(0)
Y1	- Unita' dell' anno	- 4 bit meno significativi Y1(3-0)
Y10	- Decine dell' anno	- 4 bit meno significativi Y10(3-0)
W	- Giorno della settimana	- 3 bit meno significativi W(2-0)

Per quest' ultimo registro vale la corrispondenza:

W2	W1	W0	
0	0	0	Domenica
0	0	1	Lunedì
0	1	0	Martedì
0	1	1	Mercoledì
1	0	0	Giovedì
1	0	1	Venerdì
1	1	0	Sabato

I tre registri di controllo sono invece utilizzati come segue:

REGD = NU NU NU NU 30S IF B H

dove

NU = Non usato

30S = Se attivo (1) permette di effettuare una correzione di 30 secondi dell' orario.

IF = Indica se il contatore interno e' attivato o se si e' verificata una interruzione: 1 -> interruzione e viceversa.

B = Indica se possono essere effettuate operazioni di R/W dei registri: 1 -> operazioni impossibili.

H = Se attivo (1) effettua la memorizzazione dell' orario fissato.

REGE = NU NU NU NU T1 T0 I M

dove

NU = Non usato.

T1 T0 = Determinano la durata del ciclo di interruzione dei contatori interni.

0 0 1/64 secondo

0 1 1 secondo

1 0 1 minuto

1 1 1 ora

I = Se attivo (1) abilita la durata del ciclo di interruzione pari a quella selezionata con T1 e T0, altrimenti tale durata è normalizzata internamente.

M = Se attivo (1) disabilita il pin 1 del RTC, ovvero il pin che riporta il segnale interno di conteggio.

REGF = NU NU NU NU T 24/12 S R

dove

NU = Non usato.

T = Stabilisce da quale contatore interno prelevare il segnale di conteggio: 1 -> contatore principale;
0 -> 15' contatore.

24/12 = Stabilisce il modo di conteggio delle ore: 1 -> 1-24;
0 -> 1-12 con AM/PM.

S = Se attivo (1) provoca l'arresto dell'avanzamento dell'orologio fino alla successiva abilitazione.

R = Se attivo (1) provoca il reset di tutti i contatori interni.

N.B. Per ulteriori informazioni a riguardo delle periferiche di bordo si fa riferimento ai dati tecnici della casa costruttrice.

APPENDICE A: VARIAZIONI GPC® 51 REL. 250689

Vengono di seguito riportate tutte le modifiche e le aggiunte effettuate sulla scheda **GPC® 51** a partire dalla versione 250689.

Per quanto riguarda l'individuazione della versione della scheda, si faccia riferimento all'indicazione riportata sulla serigrafia della stessa in alto a sinistra, nei pressi del connettore **ABACO®**.

1) MODIFICA CONNETTORE CN2

Il pin 20 del connettore a 20 vie CN2 della **GPC® 51** non è più collegato alla linea di /RESET generato dalla scheda, bensì è diventato un ingresso per una batteria ausiliaria di back up.

In particolare l'eventuale batteria deve essere collegata come di seguito descritto;

Pin 19 -> GND = Massa per la batteria ausiliaria di back up

Pin 20 -> +Vbat = Positivo della batteria ausiliaria di back up

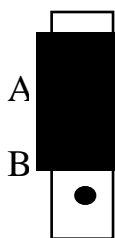
La batteria esterna deve avere una tensione superiore a quella di bordo B1 presente sulla scheda. La funzione di back up è totalmente demandata alla batteria esterna descritta, infatti la batteria di bordo ha il solo compito di garantire la salvaguardia dei dati durante il solo trasporto della scheda.

2) JUMPER J13

Il jumper a stagno J13 è stato aggiunto sulla scheda al di sotto del componente di IC7 sul lato componenti.

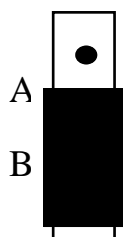
Il jumper è a tre vie e la sua funzione è quella di selezionare il tipo di interfaccia elettrica per la linea di trasmissione ausiliaria di cui la **GPC® 51** è dotata.

In particolare, mantenendo la scheda con il connettore per il BUS **ABACO®** rivolto verso l'alto, vale la seguente corrispondenza:



La linea seriale ausiliaria presente sul pin 9 di CN3 è bufferata in RS 232 (connessione di default)

FIGURA A-1: JUMPER J13 PER SERIALE AUSILIARIA IN RS 232



La linea seriale ausiliaria presente sul pin 9 di CN3 è a livello TTL, quindi non bufferata (connessione da effettuare tagliando la pista in posizione A e con una goccia di stagno chiudere la B)

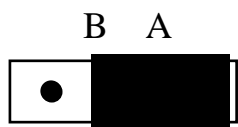
FIGURA A-2: JUMPER J13 PER SERIALE AUSILIARIA IN TTL

3) JUMPER 14

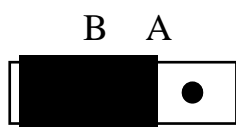
Il jumper a cavaliere J14 è stato aggiunto sulla scheda a fianco del precedente jumper J5 sul lato componenti.

Il jumper è a tre vie e la sua funzione è quella di selezionare il tipo di indirizzamento della EPROM presente sullo zoccolo di IC11.

In particolare, mantenendo la scheda con il connettore per il BUS **ABACO**[®] rivolta verso l'alto, vale la seguente corrispondenza:



La EPROM di IC11 viene allocata a partire dell'indirizzo 0000H, dell'area codice del microcontrollore montato (da effettuare posizionando il cavaliere)



La EPROM di IC11 viene allocata a partire dell'indirizzo 2000H, dell'area codice del microcontrollore montato (connessione di default)

FIGURA A-3: JUMPER J14

Con questo jumper è quindi possibile far eseguire alla scheda il programma applicativo realizzato, che è stato posto nella EPROM, direttamente al power on o dopo un reset anche con una PAL di tipo 52 (posizione A).

In posizione B invece i primi 8K di area codice non sono allocati sulla EPROM di IC11, ma si utilizza la ROM interna del microcontrollore montato (come per l'8052AH BASIC).

Con questa aggiunta è possibile utilizzare la configurazione di memorie necessaria, senza dover provvedere alla sostituzione della PAL di IC6.

Le PAL BU, BAS, MD e 31 descritte nel paragrafo “Mappaggio delle risorse di bordo” di questo manuale devono quindi essere utilizzate solo ed esclusivamente per particolari esigenze di mappaggio. Nel caso che anche queste configurazioni non soddisfino le esigenze dell'applicazione, è possibile richiedere una apposita PAL alla **grifo**[®].

APPENDICE B: INDICE ANALITICO

SIMBOLI

/RESET 18
6242 27, 30
7002 30, 36, 42
8031 6
8032 6, 20
8052 6, 20
8255 7, 18, 27, 30, 36, 41
8279 6, 7, 10, 23, 30, 36, 37
8751 6
8752 6

A

A/D CONVERTER 7, 8, 10, 17, 30, 36, 42
ABACO® 8, 25, 36
AD7002 7
AH BASIC 6, 28
ALIMENTAZIONE 8
AUX 20

B

BACK-UP 6
BASIC 6, 17, 28, 36
BATTERIA 17

C

CATODO 23
CLOCK 6
COLONNA 23
COMUNICAZIONE SERIALE 7
CONFIGURAZIONE BASE 17
CONNETTORI 8
 CONNETTORE CN2 (PPI 8255) 18
 CONNETTORE CN1 (KDC) 23
 CONNETTORE CN3 20
CORRENTE ASSORBITA 8

D

DIMENSIONI 8
DIP-SWITCH 7, 27

E

EPROM 6, 8, 10, 15, 16, 17, 20, 28
ESEMPIO DI CONFIGURAZIONE 17

F

FORTH 28

G

GND ADC 20

I

INTERRUPT 10, 17, 36
INTRODUZIONE 1

J

JUMPERS 10

J1 14
J10 12
J12 14
J13 A-1
J14 A-2
J2 14
J3 12
J4 12
J5 14
J6 14
J7 12
J9 12

K

KDC 7, 8, 17, 23, 30, 36, 37

L

LITIO 17

M

MCS-51 6, 8, 28
MICRO/C-51 28

O

OKI MSM 6242 7, 27, 43

P

PAL 6
PESO 8
PORT A 18
PORT C 18
PPI 7, 8, 18, 30, 36, 41
PROCESSORE DI BORDO 6
PWM 6, 8

R

RAM 6, 8, 10, 15, 17
RANGE DI TEMPERATURA 8
REAL TIME CLOCK 7
RIGA 23
RS 232 8
RTC 27, 30, 43

S

SELEZIONE DI EPROM 15, 16
SELEZIONE RAM 15
SERIALE 7, 20
STAMPANTE 20

T

TIMER/COUNTER 20

U

UTILITY 17

V

VPP 20

Z

ZOCCOLO 15
IC10 15
IC11 15
IC12 16

